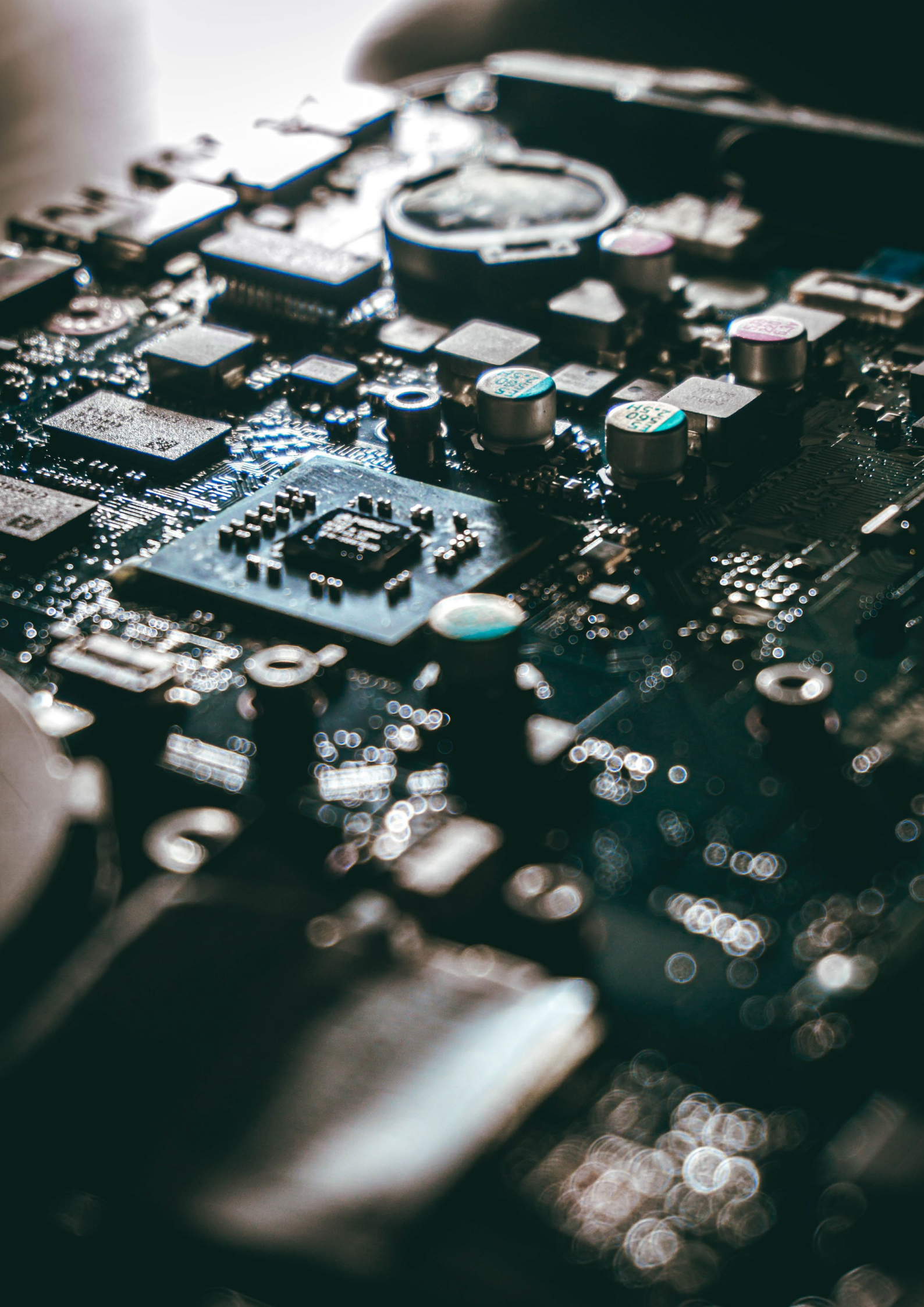




ProMe SoM Primary 产品手册

2022.4

晶和讯科技（深圳）有限公司



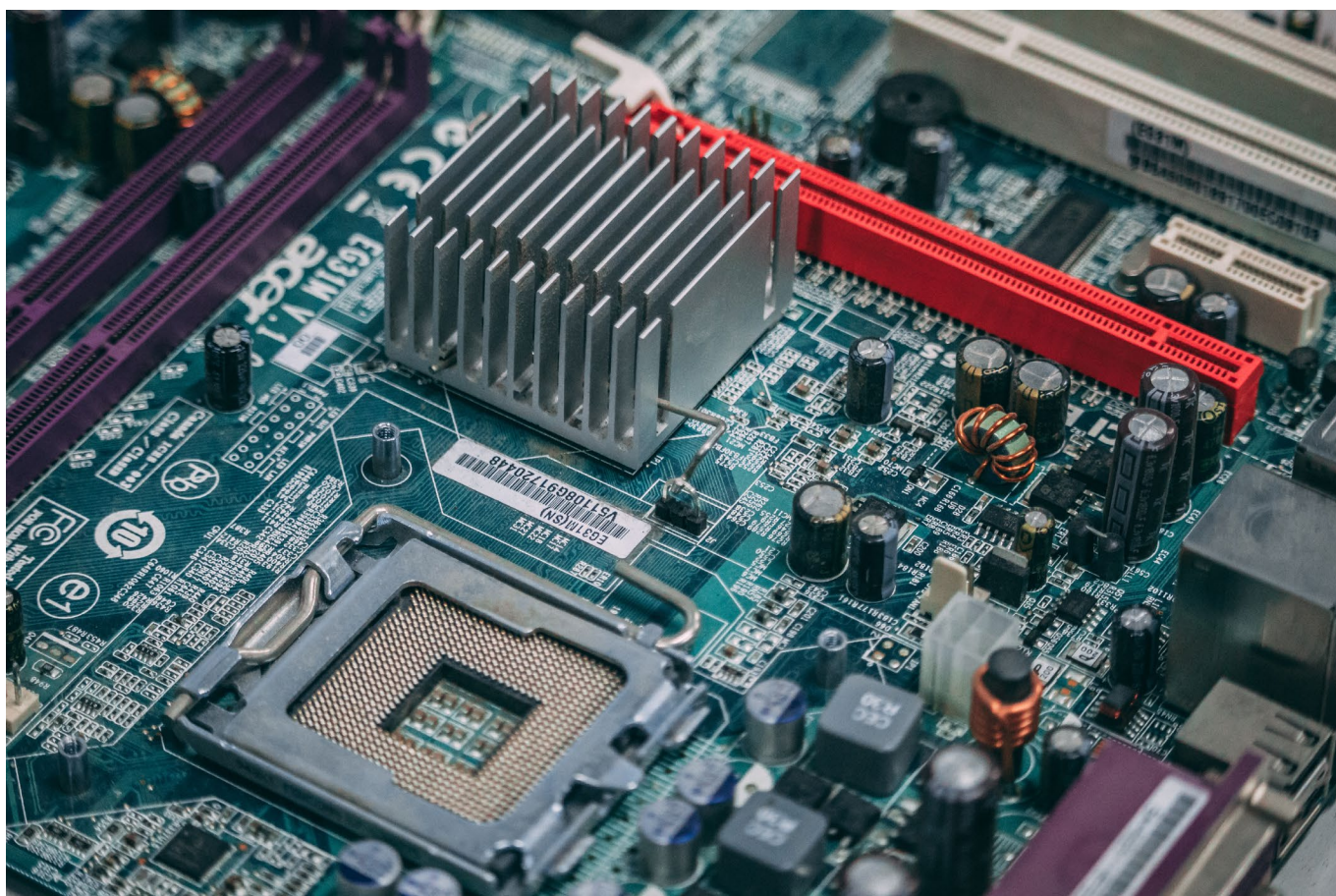
目录

ProMe SoM_Primary 概述	1
产品特性	2
基础支持项	2
FPGA RISC-V 软核 (可选支持项)	3
功能框图	3
引脚介绍	4
产品封装尺寸和 PCB 脚位顺序说明	6
产品封装	6
PCB 脚位顺序说明	6
FPGA 启动和加载方法	7
MCU 加载	7
SPI FLASH 加载	7
供电要求和温度等级	8
调试接口	8
FPGA JTAG	8
MCU DEBUG	9
应用案例	9
接口扩展	9
TCON	10
DAQ	10
在启动时间小于 90ms 的场景替换 MAX10	11
文档修改记录	11

ProMe SoM_Primary 概述

晶和讯自主研发 ProMe 系列异构 SoM，取代传统“芯片先定”的开发策略，从而节省大量开发时间。开发用时更短，开发过程错误风险更小，有利于加快产品上市时间。开发者不必再着眼于功能性芯片配套选型，而只需聚焦于客户应用需求即可。

ProMe 系列异构 SoM 采用易灵思可编程门阵列（Field Programmable Gate Array, FPGA）为核心，基于 Renesas MCz 和模拟可编程逻辑相结合架构实现系统管理、版本加载、流程初始化、系统监控、接口转换、数据处理等场景。



产品特性

基础支持项

FPGA:

- * 支持可编程逻辑功能
- * 支持各 Bank 电压 VCC 可选择, GPIO 接口电平灵活适配
- * 支持时钟可选, 可选择外部 PIN 提供或板载晶振提供
- * 支持供电各路电源可编程
- * 预留 JTAG 接口支持在线 Debug
- * 预留 12 对 LVDS 接口 (8 对 TX 和 12 对 RX)
- * 预留 12 个 GPIO, 扩展外设

LEs ⁽²⁾	Global Clock Networks	Global Control Networks	Embedded Memory(kbits)	Embedded Memory Blocks (5 Kbits)	Embedded Multipliers
19,728	Up to 16	Up to 16	1044.48	204	36

MCU:

- * 支持工作主频: 120 MHz (2 DMIPS/Mhz)
- * 支持: FreeRTOS
- * 预留 I2C 接口: 1 个
- * 预留 ADC 接口: 4 个 (12 bit/2 Msps 采样率)
- * 预留 USB2.0 FS: 1 个

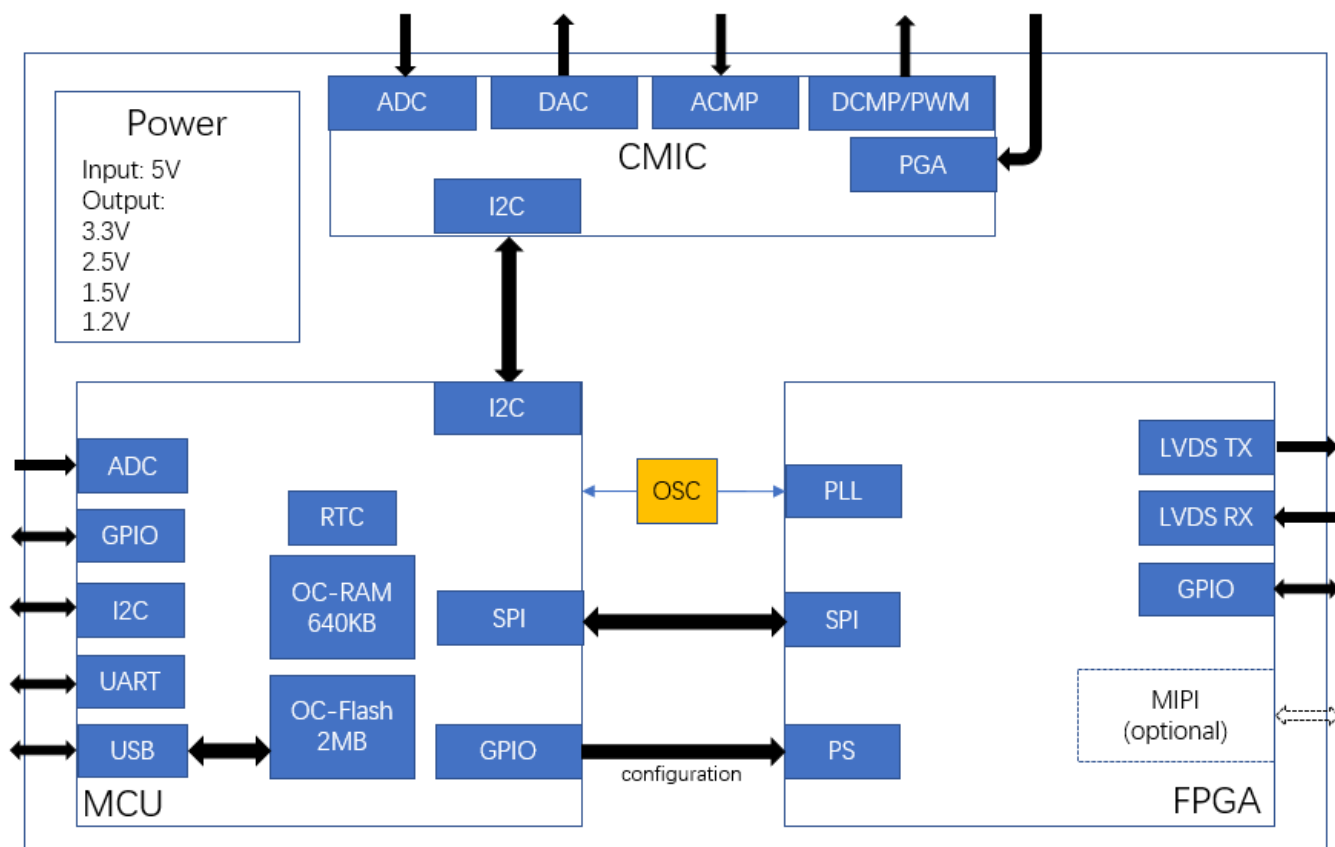
CMIC:

- * 预留电压比较器: 4 个
- * 预留 3 个 GPIO

FPGA RISC-V 软核 (可选支持项)

- * 支持 RISC-V 软核
- * 支持工作主频：50 MHz(1.2 DMIPS/Mhz)
- * 支持 APB3 接口协议
- * 支持 On-Chip RAM：最大 32 KB
- * 支持 UART 接口：1 个
- * 支持 I2C 接口：2 个
- * 支持 QSPI 接口：2 个
- * 支持 GPIO：不大于 16 个

功能框图



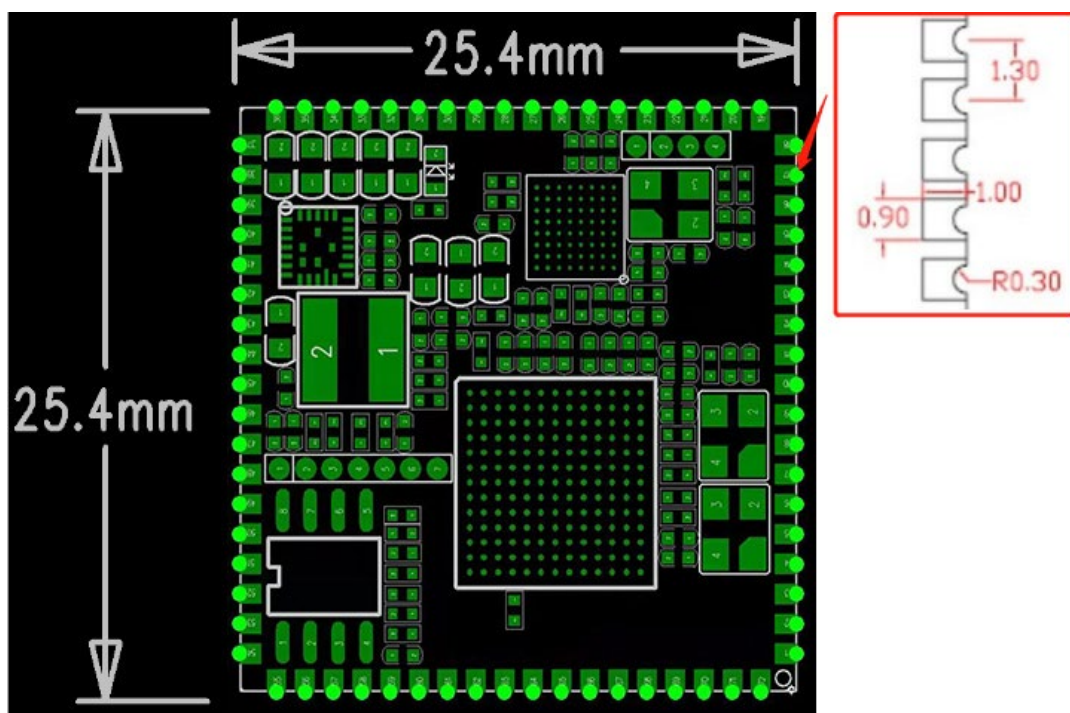
引脚介绍

引脚	网络名称	GPIO	其他功能说明		
PIN1	RXP10	Y	LVDS_RX		MCU
PIN2	RXN10	Y	LVDS_RX		FPGA
PIN3	RXP09	Y	LVDS_RX		CMIC
PIN4	RXN09	Y	LVDS_RX		POWER
PIN5	CLKP0	Y	CLKP0		
PIN6	CLKN0	Y	CLKN0		
PIN7	RXN12	Y	LVDS_RX		
PIN8	RXP12	Y	LVDS_RX		
PIN9	RXN08	Y	LVDS_RX		
PIN10	RXP08	Y	LVDS_RX		
PIN11	RXN06	Y	LVDS_RX		
PIN12	RXP06	Y	LVDS_RX		
PIN13	FPGA_PLLIN	Y	FPGA_PLLIN		
PIN14	FPGA_CTRL12	Y	FPGA_CTRL12		
PIN15	GPOR_78	Y	GPOR_78		
PIN16	FPGA_CLK15	Y	FPGA_CLK15		
PIN17	FPGA_CLK14	Y	FPGA_CLK14		
PIN18	GPOR_81	Y	GPOR_81		
PIN19	FPGA_CLK0	Y	FPGA_CLK0		
PIN20	FPGA_CLK1	Y	FPGA_CLK1		
PIN21	GPIO_CTRL1	Y	GPIO_CTRL1		
PIN22	GPIO_CTRL0	Y	GPIO_CTRL0		
PIN23	FPGA_PLL0	Y	FPGA_PLL0		
PIN24	FPGA_PLL1	Y	FPGA_PLL1		
PIN25	MCU_RX	Y	UART RX		
PIN26	MCU_TX	Y	UART TX		
PIN27	USBDM	N	USB2.0_DM		
PIN28	USBDP	N	USB2.0_DP		
PIN29	AN003	Y	AD3		
PIN30	AN002	Y	AD2		
PIN31	AN001	Y	AD1		
PIN32	AN000	Y	AD0		
PIN33	GP_VREF	Y	电压比较器参考电压		
PIN34	GP_IO3	Y	GPIO		
PIN35	ACMP1	Y	电压比较器 1		

PIN36	PWR_IN		3.5 V-5 V 电源输入		MCU
PIN37	GND		GND		FPGA
PIN38	ACMP2	Y	电压比较器 2		CMIC
PIN39	ACMP3	Y	电压比较器 3		POWER
PIN40	ACMP0	Y	电压比较器 4		
PIN41	GP_CLK	Y	外部时钟输入		
PIN42	TXN06	Y	LVDS_TX		
PIN43	TXP06	Y	LVDS_TX		
PIN44	TXN05	Y	LVDS_TX		
PIN45	TXP05	Y	LVDS_TX		
PIN46	TXP03	Y	LVDS_TX		
PIN47	TXN03	Y	LVDS_TX		
PIN48	TXN02	Y	LVDS_TX		
PIN49	TXP02	Y	LVDS_TX		
PIN50	TXN01	Y	LVDS_TX		
PIN51	TXP01	Y	LVDS_TX		
PIN52	TXN00	Y	LVDS_TX		
PIN53	TXP00	Y	LVDS_TX		
PIN54	NC		预留		
PIN55	TXP09	Y	LVDS_TX		
PIN56	TXN09	Y	LVDS_TX		
PIN57	TXN08	Y	LVDS_TX		
PIN58	TXP08	Y	LVDS_TX		
PIN59	RXP00	Y	LVDS_RX		
PIN60	RXN00	Y	LVDS_RX		
PIN61	RXN02	Y	LVDS_RX		
PIN62	RXP02	Y	LVDS_RX		
PIN63	RXP01	Y	LVDS_RX		
PIN64	RXN01	Y	LVDS_RX		
PIN65	RXN01	Y	LVDS_RX		
PIN66	RXP03	Y	LVDS_RX		
PIN67	RXN05	Y	LVDS_RX		
PIN68	RXP05	Y	LVDS_RX		
PIN69	RXN04	Y	LVDS_RX		
PIN70	RXP04	Y	LVDS_RX		
PIN71	RXP07	Y	LVDS_RX		
PIN72	RXN07	Y	LVDS_RX		
PIN73	GND				
PIN74	GND				
PIN75	GND				
PIN76	GND				
PIN77	GND				

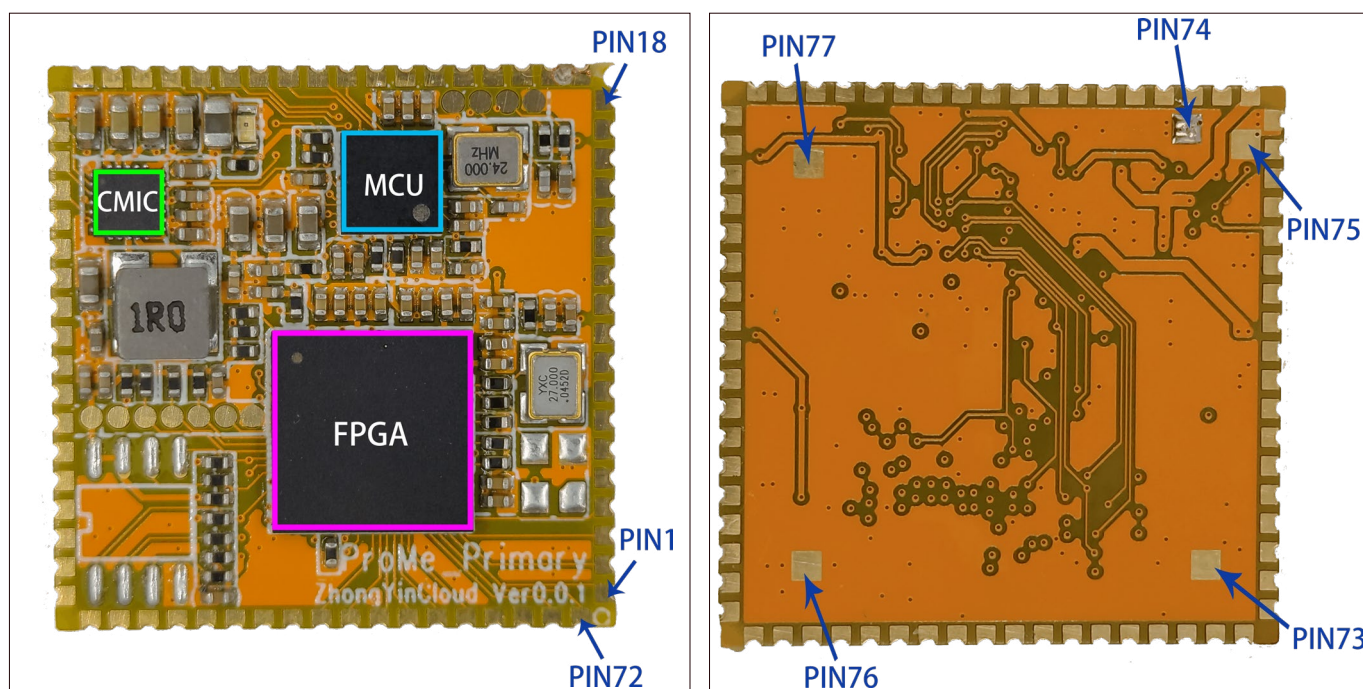
产品封装尺寸和 PCB 脚位顺序说明

产品封装



(单位: mm)

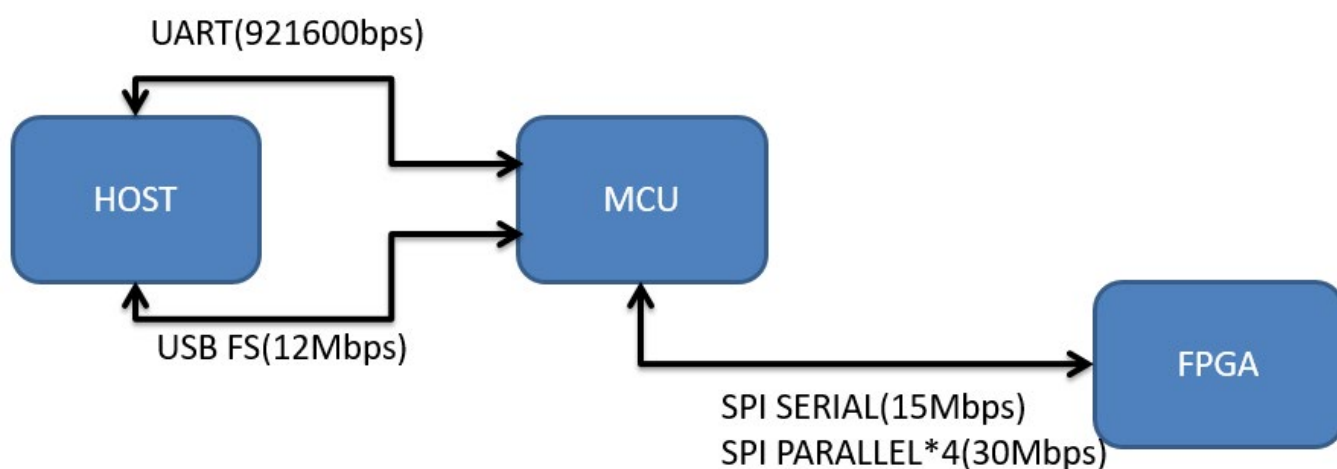
PCB 脚位顺序说明



FPGA 启动和加载方法

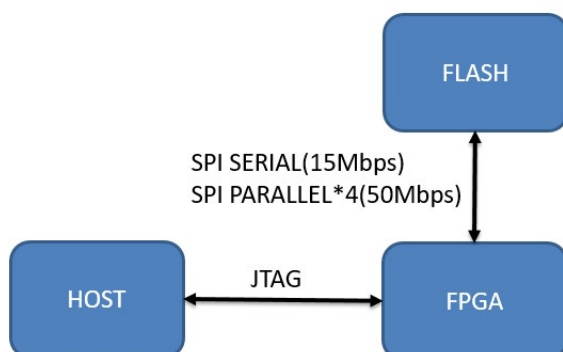
MCU 加载

核心板上使用了一片大容量 Renesas MCU 芯片。在使用中，MCU 内置的 8 Mbit 的 FLASH 可以作为 FPGA 系统的启动镜像。这些镜像主要包括 FPGA 的 bit 文件、软核的应用程序代码以及其它的用户数据文件。



SPI FLASH 加载

核心板上使用了一片 8Mbit 大小的 SPI FLASH 芯片，使用 3.3 V CMOS 电压标准。由于它的非易失特性，在使用中，SPI FLASH 可以作为 FPGA 系统的启动镜像。这些镜像主要包括 FPGA 的 bit 文件、软核的应用程序代码以及其它的用户数据文件。



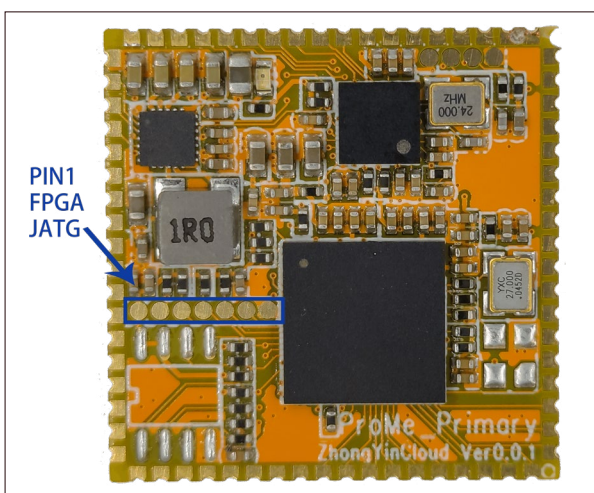
供电要求和温度等级

供电要求	
电源输入电压	DC:3.5 V-5 V
待机电流	<50 μ A
供电电流要求	>500 mA
温度等级	
商业级(0-70)C	支持
工业级(-40-85)C	可选

调试接口

FPGA JTAG

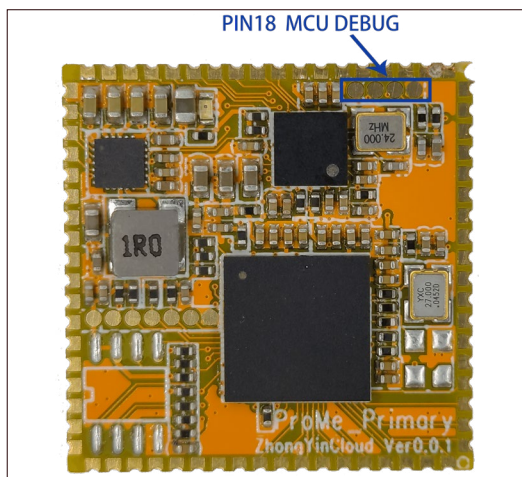
FPGA 的配置和调试接口：JTAG 接口。在核心板上我们预留了 JTAG 的测试孔 (1.27mm 的单排接口)，用户可以通过在核心板上焊接排针，再用杜邦线来连接下载器和核心板的 JTAG 口，来实现没有底板的情况下对 FPGA 芯片的程序下载和调试。



FPGA JTAG	
PIN1	3.3 V
PIN2	FPGA RESET
PIN3	JTAG TDI
PIN4	JTAG TCK
PIN5	JTAG TMS
PIN6	JTAG TD0
PIN7	GND

MCU DEBUG

MCU 的配置和调试接口：RENESAS FINED 接口。在核心板上我们预留了 FINED 的测试孔 (1.27mm 的单排接口)，用户可以通过在核心板上焊接排针，再用杜邦线来连接下载器和核心板的 FINED 口，来实现没有底板的情况下对 MCU 芯片的程序下载和调试。

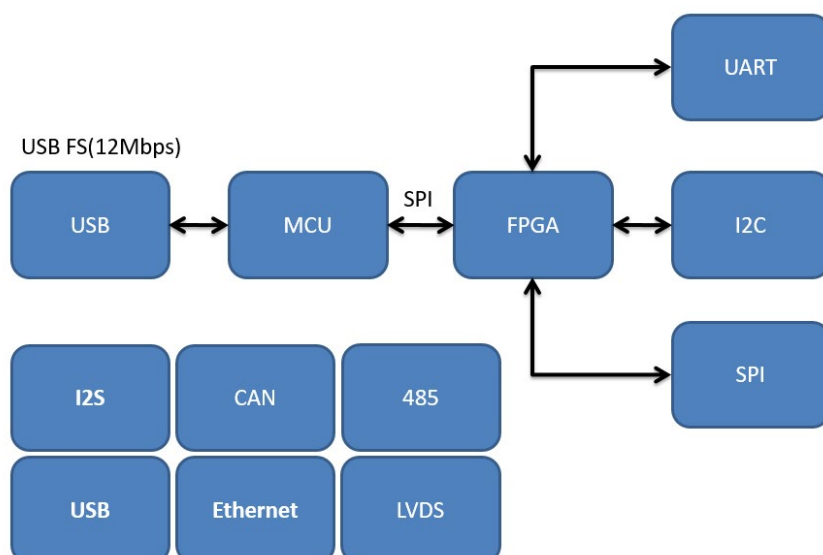


MCU DEBUG	
PIN1	3.3 V
PIN2	FINED
PIN3	MCU RESET
PIN4	GND

应用案例

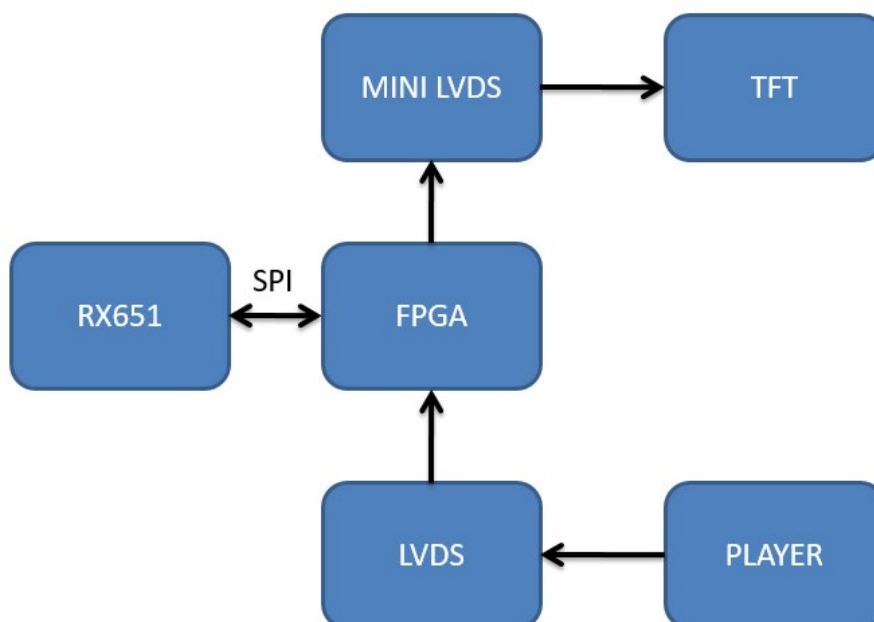
接口扩展

IP1: 接口扩展



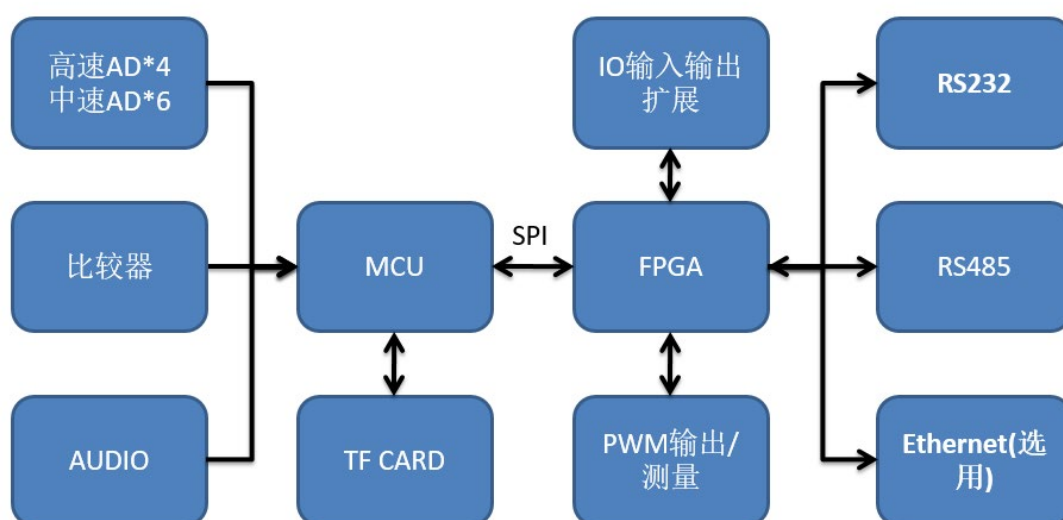
TCON

IP2: TCON



DAQ

IP3: Data Acquisition



在启动时间小于 90mS 的场景替换 MAX10

	PromeSOM_Primary	10M08	10M16
LEs	20 K	8 K	16 K
ON CHIP MEMORY(Kb)	1044	378	594
LVDS(Pairs)	13	15	22
FLASH	1 MB	1376 Kb	2368Kb
ADC	4	1	1
PLL	5	2	4

文档修改记录

版本号	修订范围	日期
V0.0.3		2022 年 4 月 1 日