



易灵思

# RISCV-OPAL SOC演示说明

国产化中高端FPGA领军厂商 —— 加速您的创芯!

**易灵思(深圳)科技有限公司**

20221017

# 准备工作

- T20F169DevKit或T20F256 Devkit 开发板
- Efinity 2019.3.272 patch10.1以上
- Opal RISC-V SoC
  - SDK Windows: riscv\_sdk\_windows-v1.0.zip
  - IP Core: efx\_opal\_riscv\_soc-v1.0.zip
  - Opal Risc-V SoC Hardware and Software User Guide
- USB-UART 串口电缆一根

# SDK Windows软件开发环境搭建

## ➤ 开发工具安装

(参照用户手册第一章)

- 安装Efinity
- 安装RISC-V SDK
- 安装Java JRE
- 安装SoC

## ➤ 软件环境设置

(参照用户手册第3章至第六章)

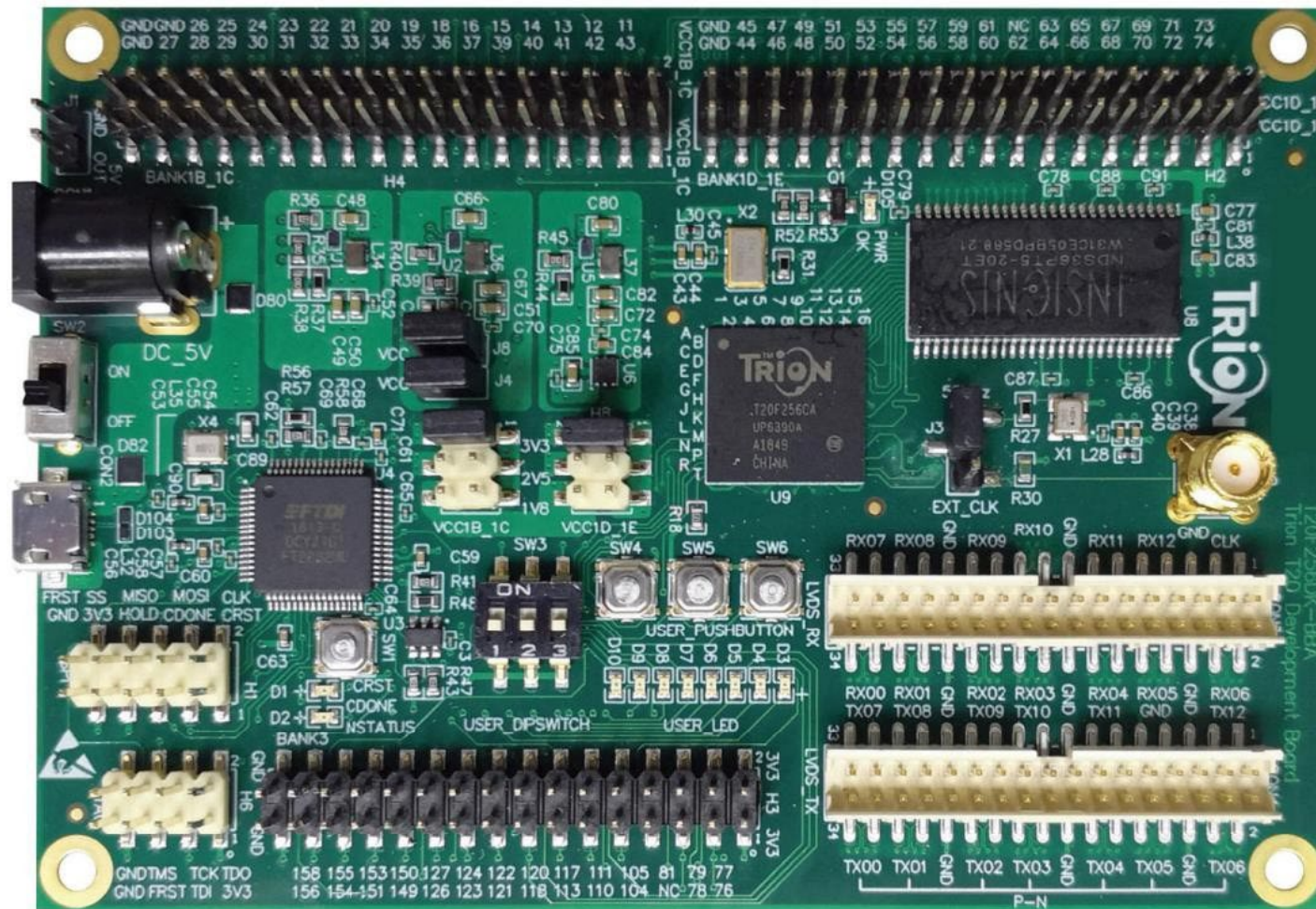
- 运行Eclipse
- 设置Eclipse工作环境
- 建立和编译软件工程
- 用OpenOCD进行  
Debug



- UART\_RXD : GPIO\_26
- UART\_TXD : GPIO\_28
- APB3LED : D9-D10
- GPIO : D3-D8

## 演示说明:

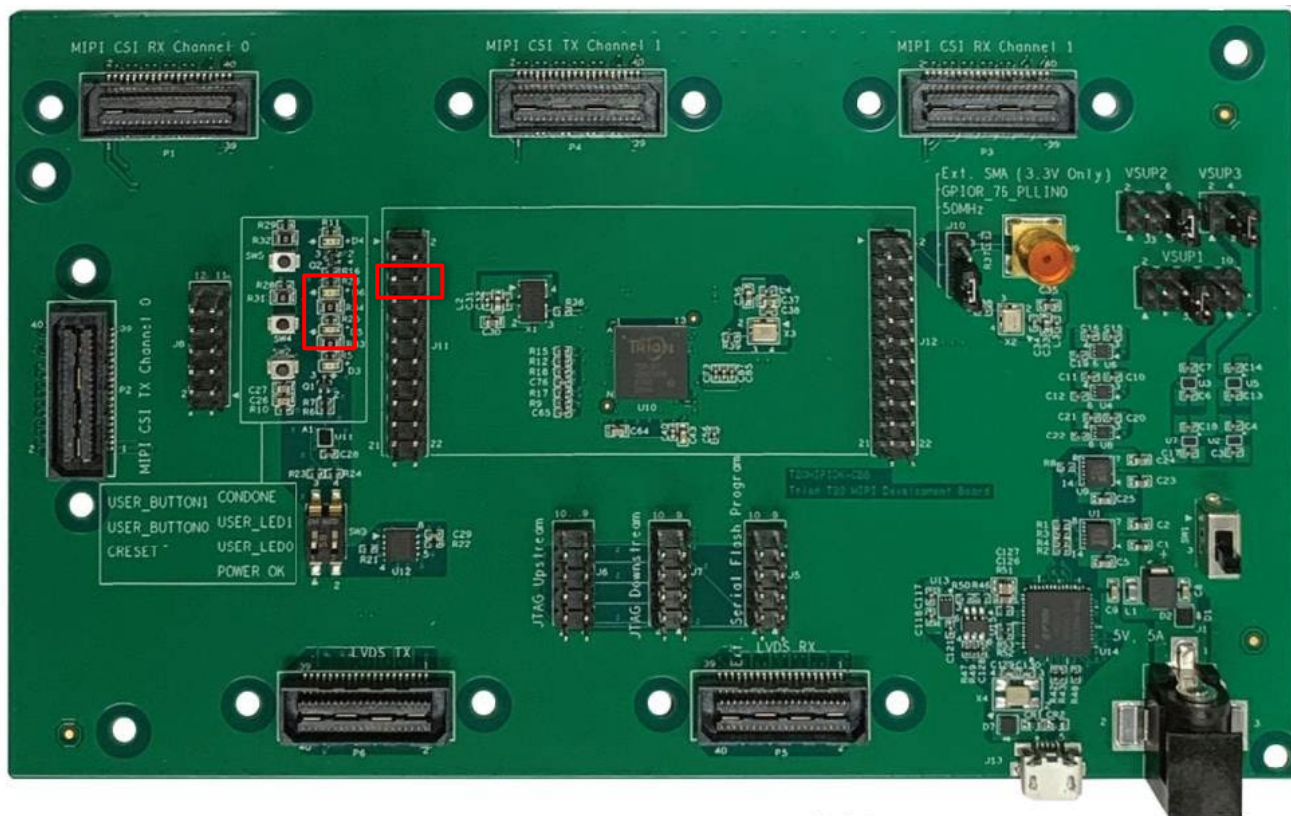
- 1 程序运行串口打印信息
- 2 打印信息可通过C代码修改
- 3 程序运行D9 D10交替闪烁
- 4 D3-D8同步闪烁
- 5 闪烁频率可通过C代码修改



- UART\_RXD: GPIO\_74
- UART\_TXD: GPIO\_73
- APB3LED : D5-D6

## 演示说明:

- 1 程序运行串口打印信息
- 2 打印信息可通过C代码修改
- 3 程序运行D5 D6交替闪烁
- 4 D5 D6闪烁频率可通过C代码修改





# 感谢您的观看

[www.elitestek.com](http://www.elitestek.com)



关注公众号



关注哔哩哔哩

免责声明:

- 1、任何在本文档上出现的信息仅作为参考，实际可能会有变动，请以实际情况为准。
- 2、本文档内任何一页未经允许禁止传播。
- 3、“易灵思”及“Trion”、“钛金系列”等产品均版权归属易灵思（深圳）科技有限公司。