

晶和讯产品介绍方案书

晶和讯科技（深圳）有限公司

2024.01

目录

- 01 公司介绍
- 02 FPGA产品服务
- 03 国产gLink-II 介绍
- 04 分布式数据采集系统
- 05 工业产线系统低代码开发
- 06 分布式PCS储能上的应用



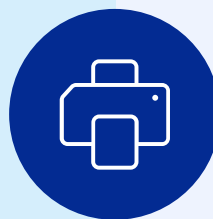
01

公司介绍

晶和讯



- 取天地之晶
- 统应用之和
- 汇数据之讯



晶和讯科技（深圳）有限公司（简称：晶和讯）是一家总部在深圳，专注于FPGA及高端SoC的产品级设计开发高科技企业。面向半导体产业的经济数字化、网络化、智能化的基础设施需求，秉持研发驱动的发展理念，致力提供各类核心开发板SoM，Module、芯片+IP、PCIE加速卡，glink协议、工具链等一系列产品，提供多维度交付服务，同时拥有千兆网gLink独家协议、以及分布式测控系统DAQ、是全球知名厂商Intel、Renesas、易灵思、芯驰等生态合作伙伴。

晶和讯愿景和使命

愿景 Our Vision

创建国产化工业现场总线技术平台；集成高性能感知IP和边缘AI计算技术；推动客户创新与发展。

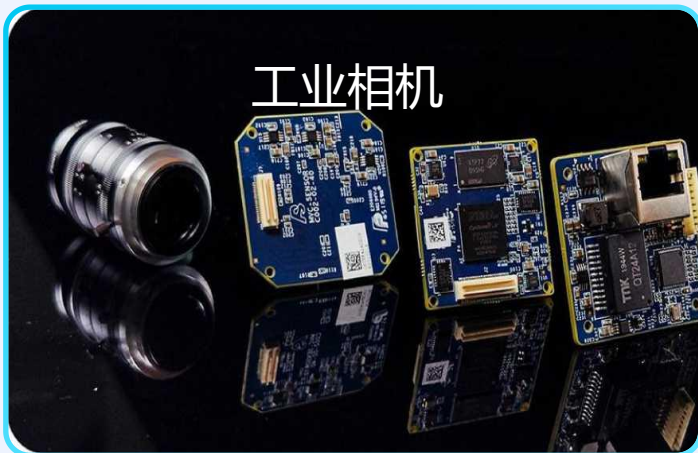


使命 Our Mission

在传统的红海市场发掘蓝海的创新思维，为客户提供有市场竞争力的系统集成方案

FPGA的目标应用场景

工业相机



储能微网



医疗数据采集系统



车载CMS



产测系统



晶和讯核心竞争力



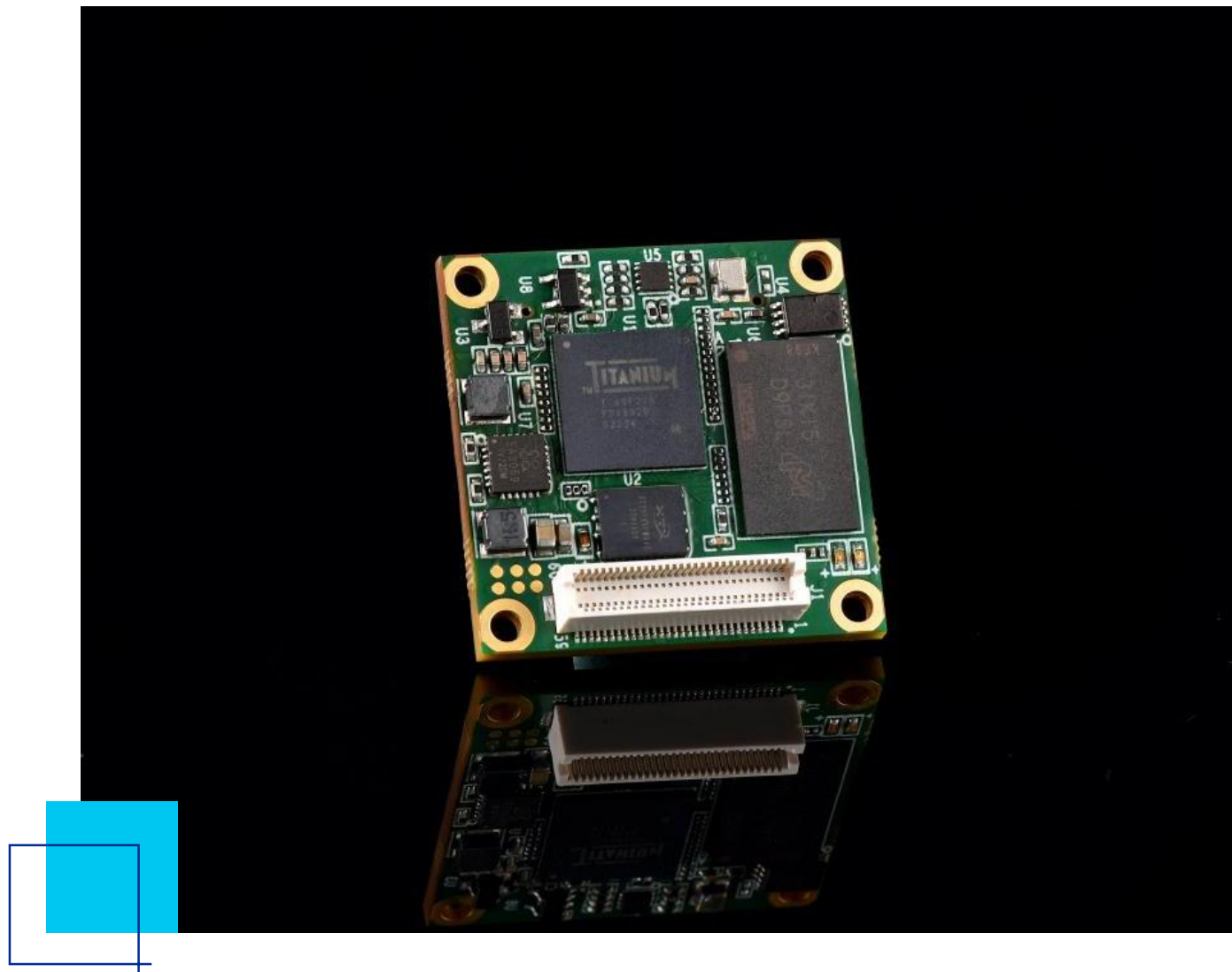


02

FPGA产品服务

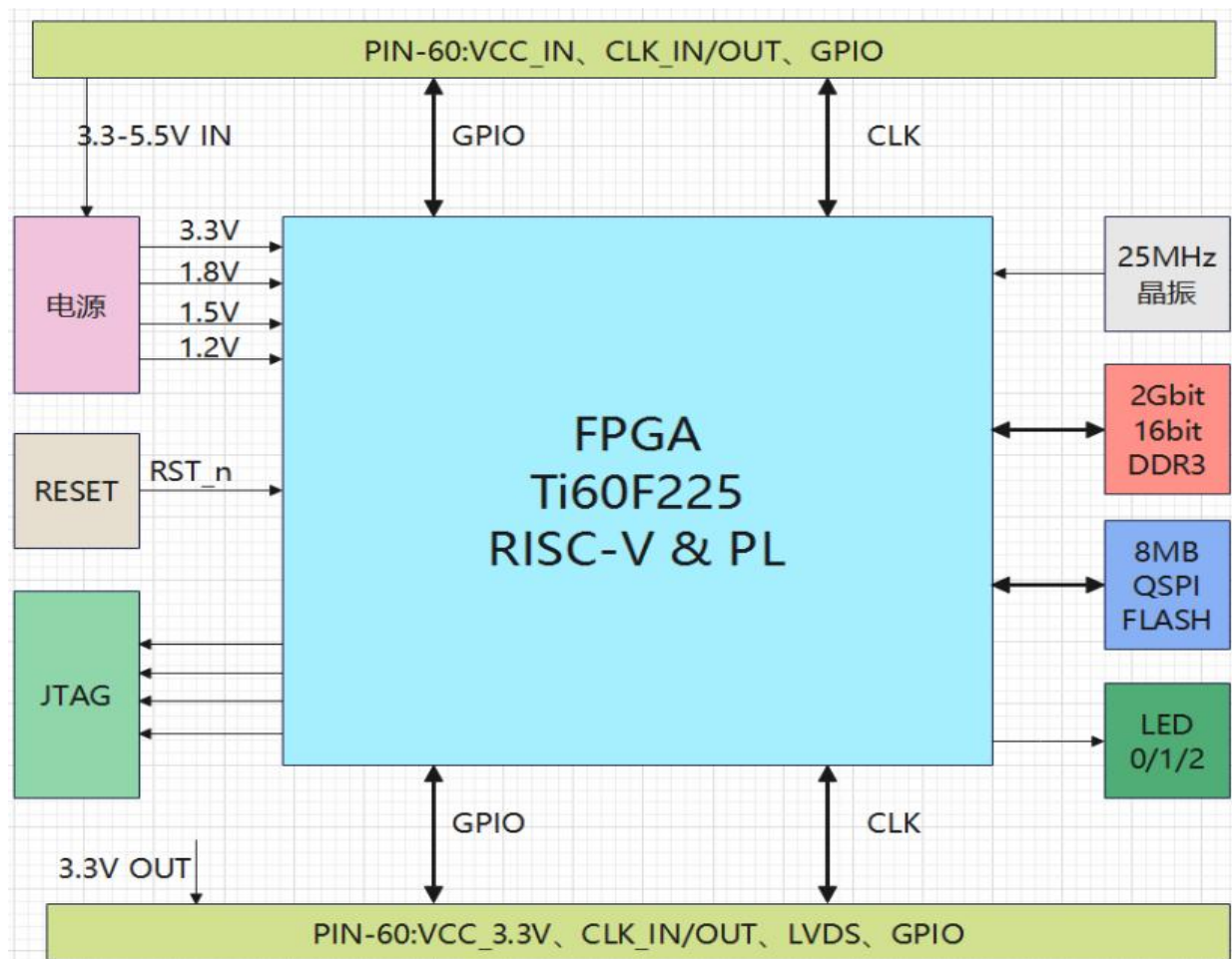
● Ti60F225 SOM核心板

其特点是采用高密度、低功耗的量子计算结构，专为高度集成的移动和边缘设备、小空间、以及大量I/O而设计，搭配RISC-V架构，支持客户物理或者IP的二次开发及快速系统集成，适用于对功耗低且需要高速并行运算能力的应用场景，比如工业相机、高速数据采集卡、视频处理卡、现场工业总线等。



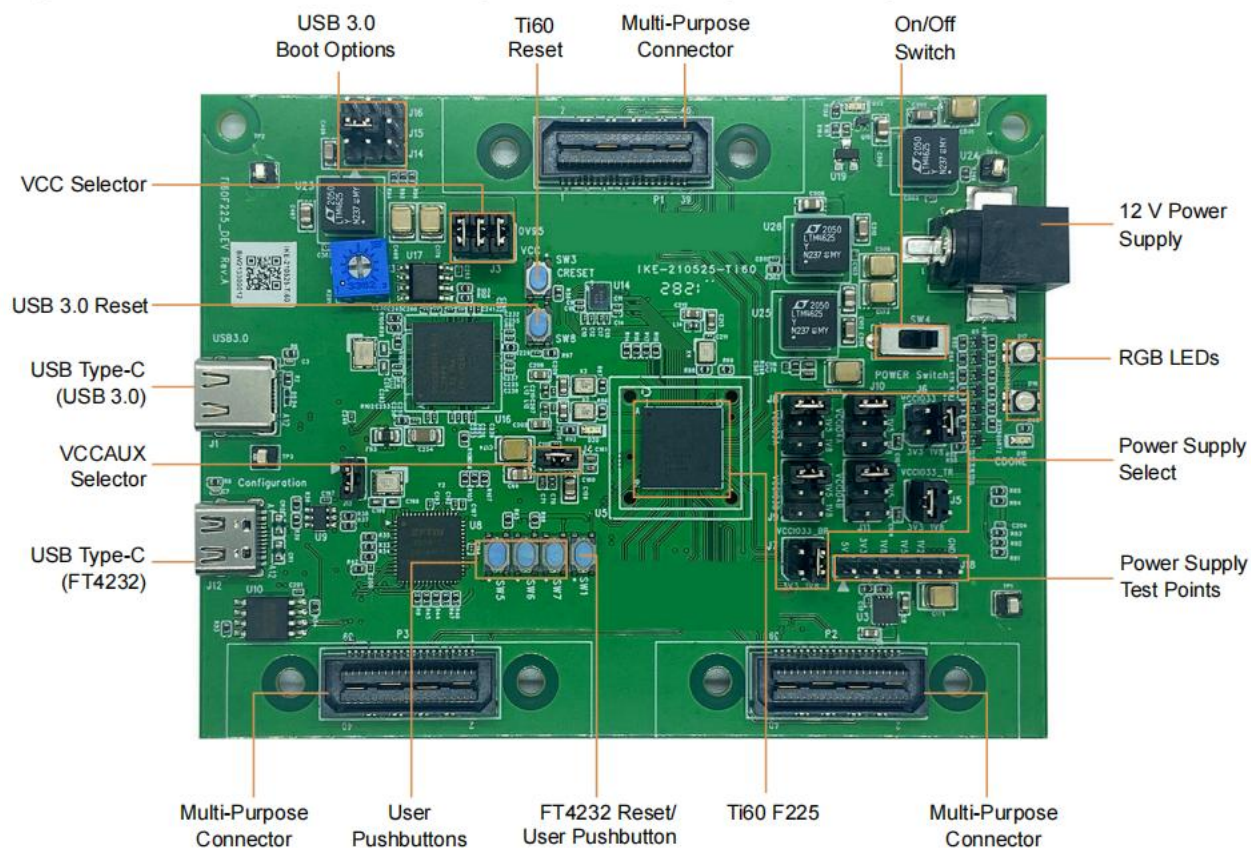
系统框图

SOM-Ti60F225核心板是基于易灵思国产FPGA芯片而设计的微型低功耗核心板，微型的设计架构及依赖于易灵思独创的第二代Quantum® FPGA架构，逻辑资源利用率达到100%，可有效降低核心板功耗。

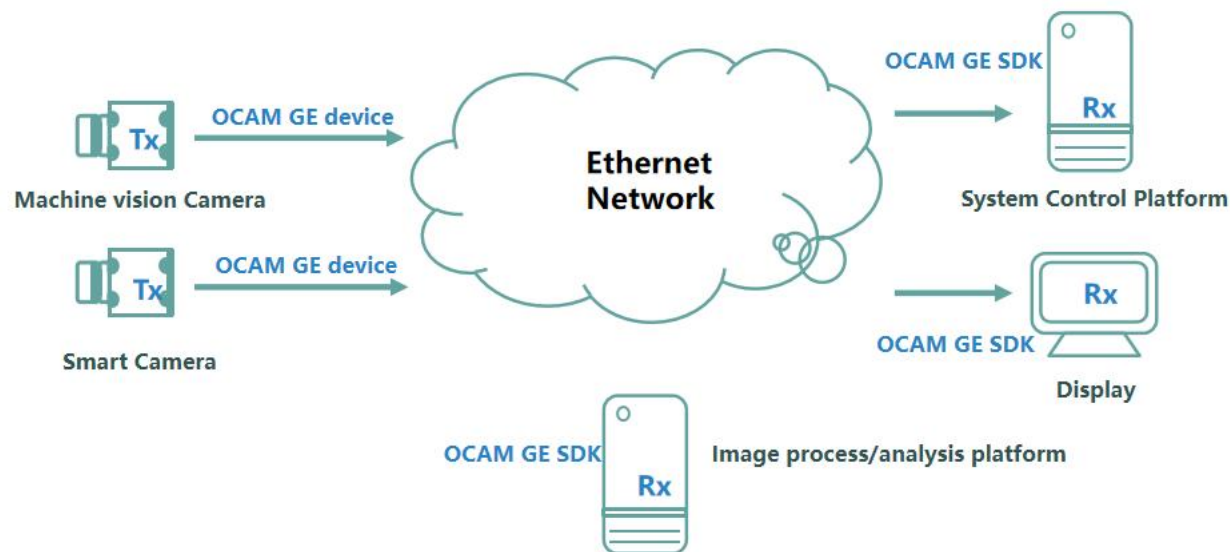


产品规格介绍

- 256 Mbit HyperRAM内存, x16位, 200Mhz最大时钟速率
- SPI NOR闪存,以及高达400Mbps的双数据速率
- switch:4按钮、2个拨码、2个DIP
- 2个RGB led
- USB Type-C连接器, 使用Efinity® 软件编程闪存或Ti60 FPGA
- SD卡插槽
- 三个MIPI, LVDS和GPIO
- 电源连接器: 12.0 V

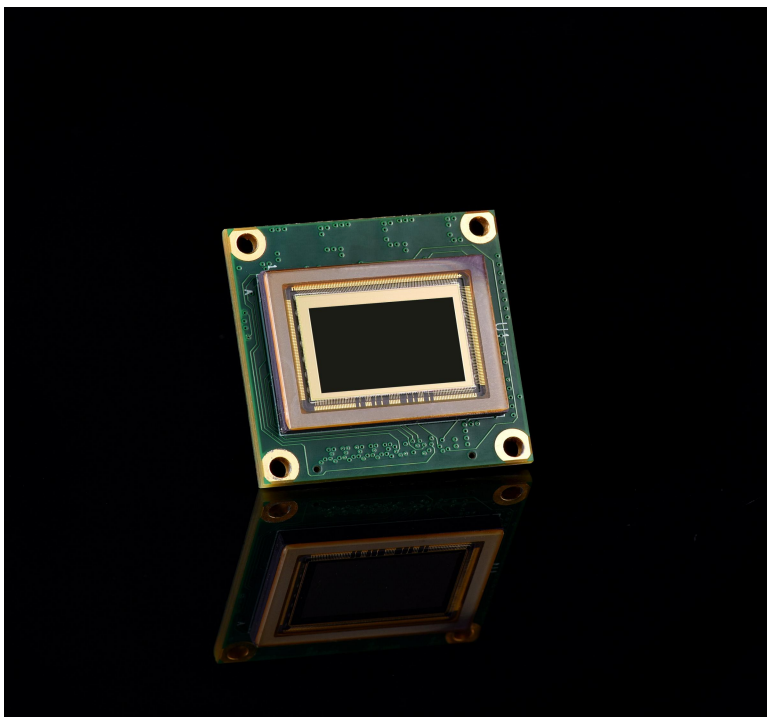


GigE Vision框架



- 传输速度快，传输带宽可达960M。
- 触发式传输，传输频率和顺序可控制。
- 标准成熟的网络架构，支持多平台的图像显示和数据处理。
 - GigE Vision2.0
 - GenICamV2.4.0
- 可基于摄像头做客户定制化XML描述文件。

● SC650HGS介绍



SC650HGS

产品特点

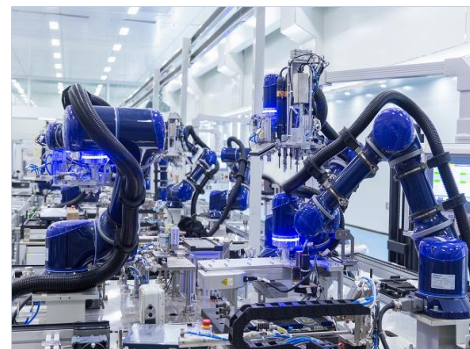
- 搭载SmartGS®-2技术的BSI架构全局快门
- 6MP图像传感器
- 可精准、清晰捕捉高速运动物体，适用于工业相机应用
- 65fps视频输出，赋能工业应用
- 高感光度

应用场景

智能工业相机

工业自动化应用

智能物流应用



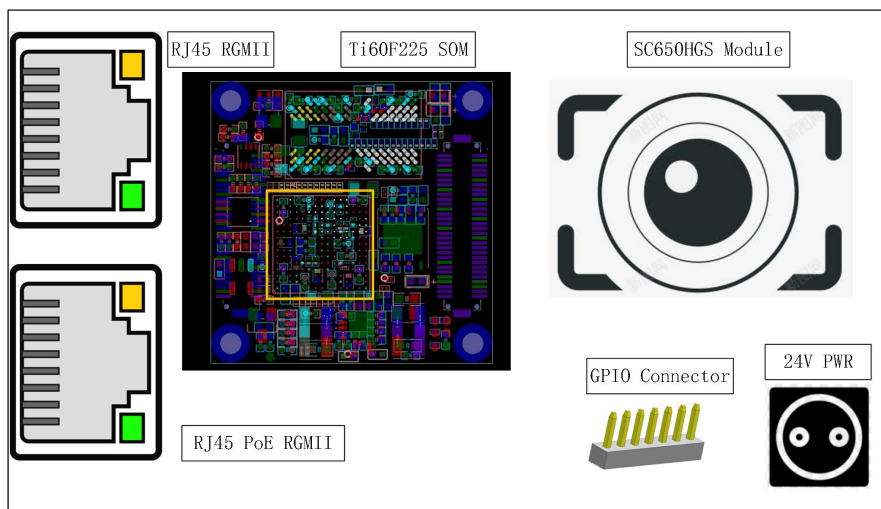
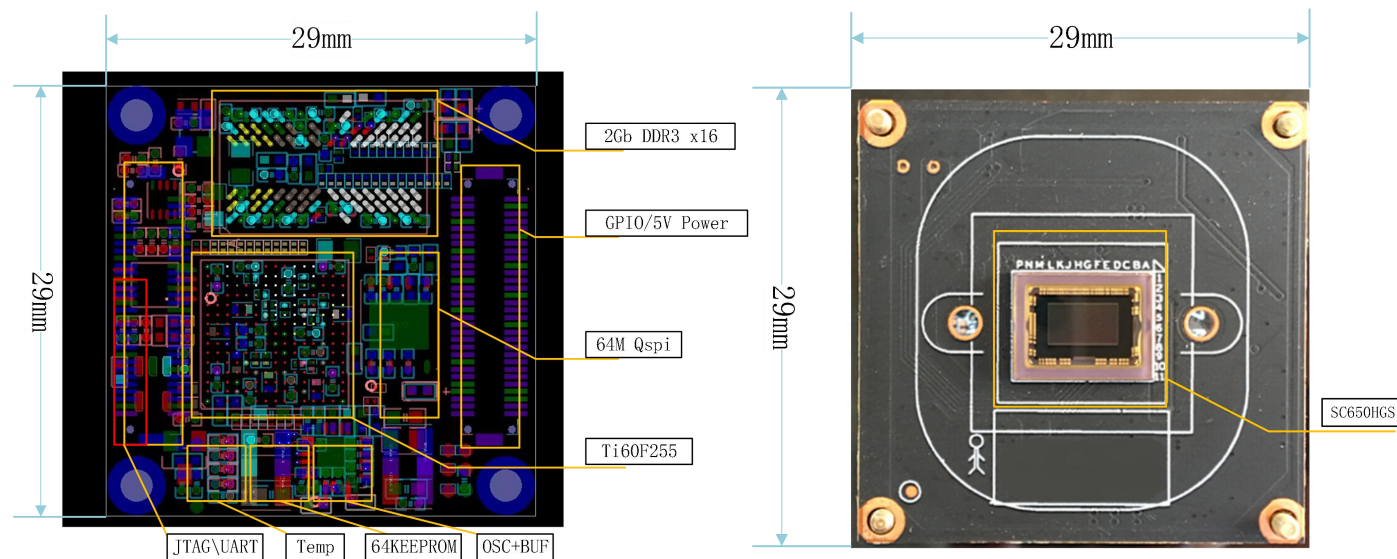


产品规格

项目 Item	参数 Parameters
Resolution	6MP
PixelArray	2896Hx2176V
PixelSize	4.0μm×4.0μm
OpticalFormat	1"
MaxFrameRate	2880x2160@65fps
OutputInterface	12/10/8-bit1/2/4/2x4LaneMIPI
	12/10/8-bit1/2/4/2x4LaneLVDS
OutputFormat	RAWRGB
CRA	9°
Sensitivity	Mono:14800mV/Lux·s
DynamicRange	62dB
SNR	42dB
OperationTemperatureRange	-30°Cto+85°C
BestIQTemperature	-20°Cto+60°C
PowerSupply	Analog=2.8V±0.1V
	Digital=1.5V±0.1V
	I/O=1.8V±0.1V
Package	300pinCLGA
PackageSize	24mm×18mm×1.7mm

设计服务——Ti60F225 SoM

基于Ti60F225开发SOM及工业相机设计。



FPGA SOM A板:

- 1、支持Ti60F225;
- 2、支持64M Qspi加载Flash;
- 3、支持2Gb DDR3 x16 800MTps;
- 4、支持基准25M时钟供给;
- 5、支持96可编程GPIO;
- 6、GPIO可最大同时支持2x4 MIPI RX/TX CSI 1.5Gbps、2x千兆EthPhy RGMII、支持SD、UART、SPI等3.3V外设接口;
- 7、GPIO部分Bank可通过物料选择电压;
- 8、支持单5V电压整版供电;
- 9、面积29mmx29mm。

Sensor B板:

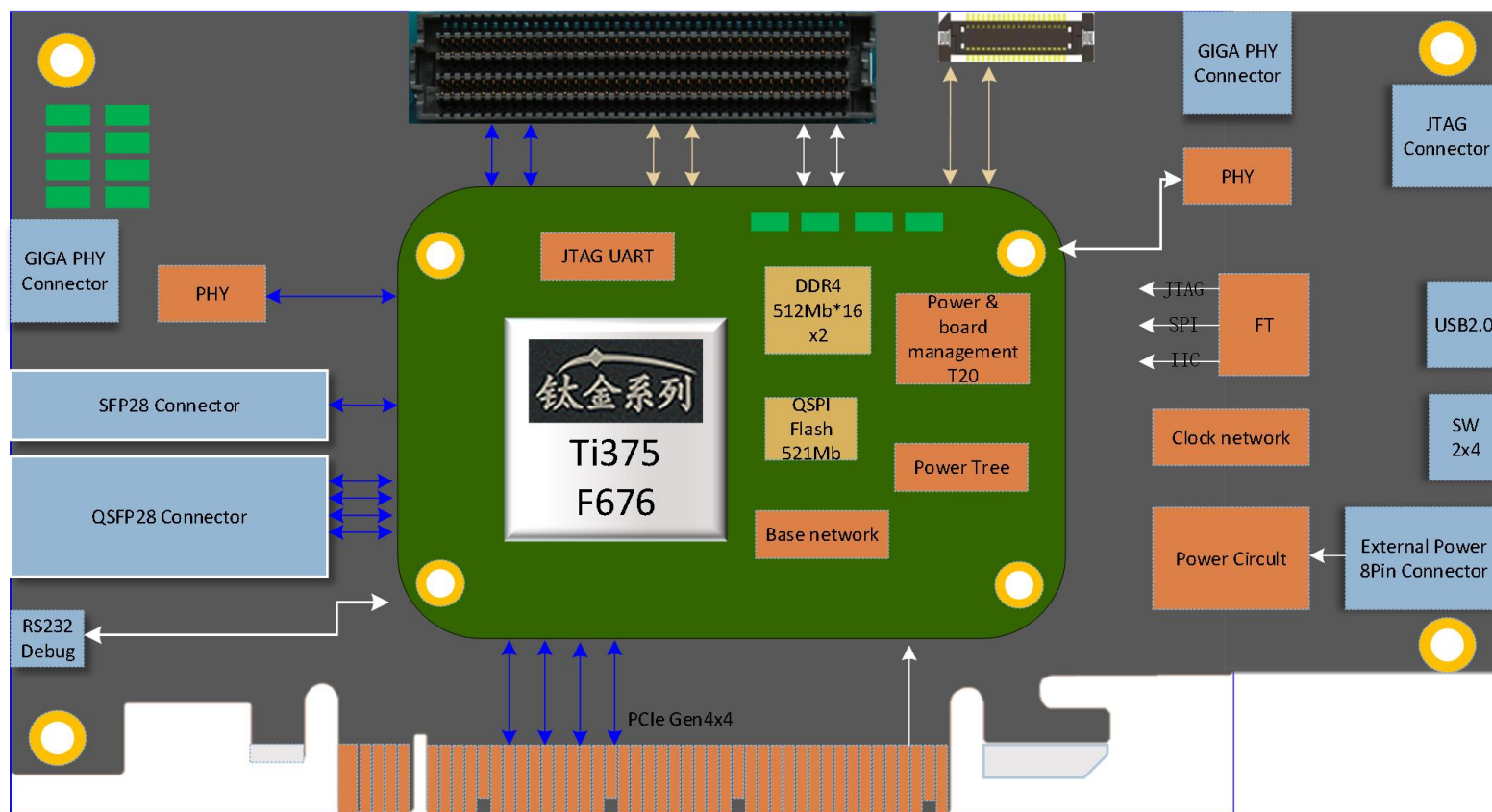
- 1、支持斯特威SC650HGS CMOS 图像传感器;
- 2、支持2x4 MIPI RX CSI;
- 3、最高支持 2880H x 2160V @65fps ;
- 4、支持标准的 I2C读写接口;
- 5、支持TRIGGER 引脚实现外部控制曝光等;
- 6、支持单电压整版供电;
- 7、面积29mmx29mm。

供电及接口 C板:

- 1、双RJ45千兆PHY (一路POE) ;
- 2、支持24V电源调试供电接口;
- 3、支持JTAG、Uart等调试接口;
- 4、面积87mm*58mm;

设计服务——Ti375 SoM/Demo

针对Ti375及其Serdes的Som和Demo板设计



• 突出场景

• PCIe 4.0 10GE/40GE

- 场景：SmartNic/ToE/ACC
- 关键IP：
 - MAC/DMA/AXI/PCIe4.0
 - Float/Mult-ACC

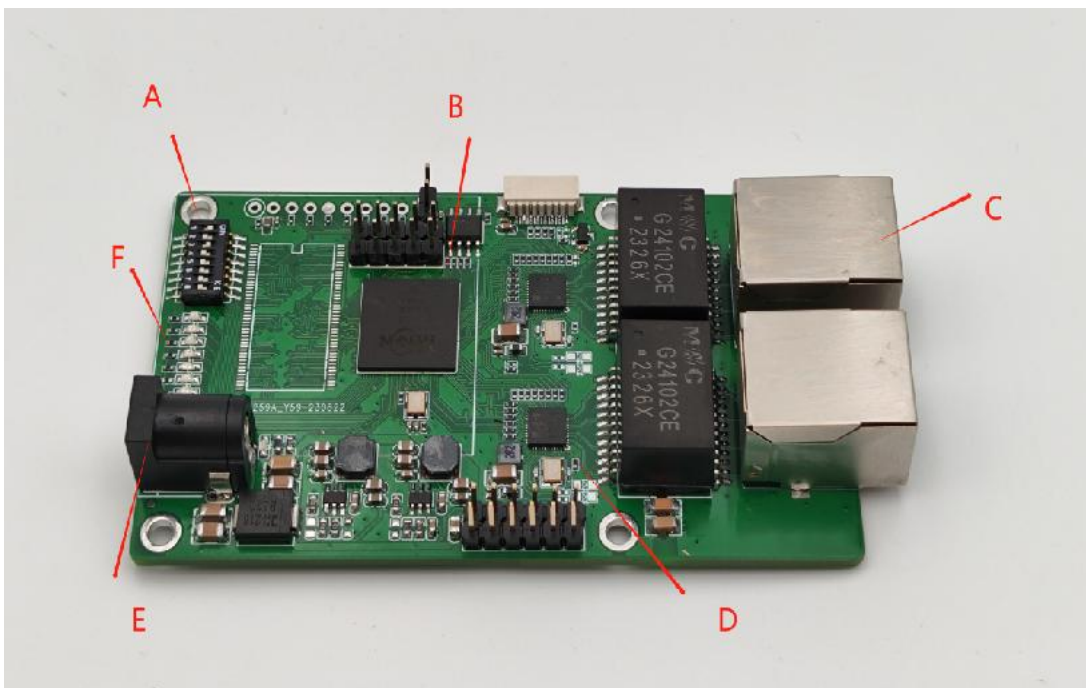
• 通信RU Demo

- 5G 100M NR 收发信/4G Lte
- 关键IP：eCPRI/CPRI/JESD204/
 - DUC/DDC/DDS/RS-FEC/
 - FIR/CORDIC

• 兼顾场景

- RiscV、MIPI CSI/DSI、ISP、
- SGMII、Tri-speed-Mac、
- SerDes Reset/ReCal
- AutoIODelayBitslip-LVDS

设计服务——T20F256 Demo

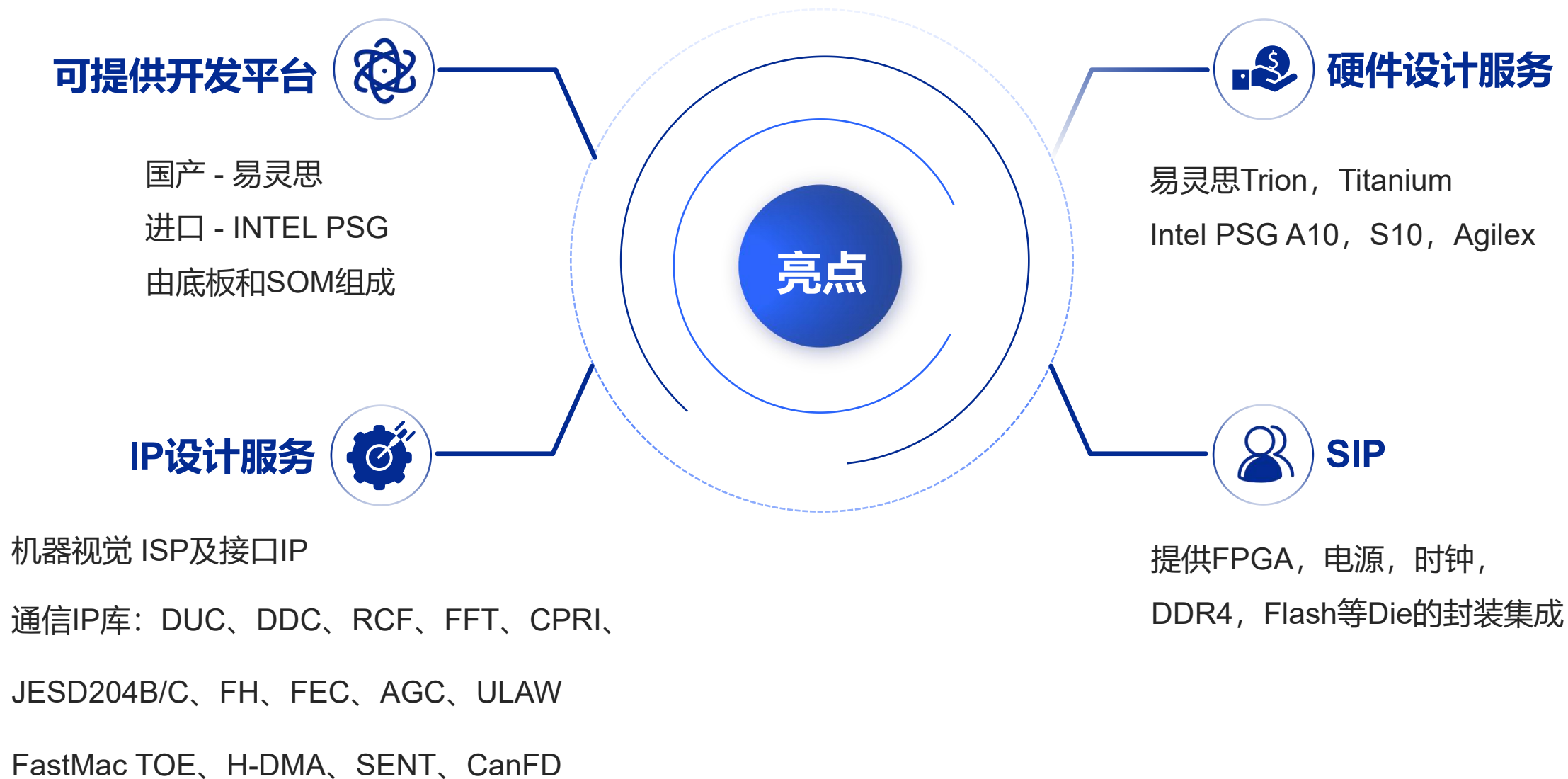


- A: 拨码开关，用于网络地址编号
B: FPGA芯片，选用易灵思T20系列FPGA提供主控
C: 千兆网口，用于对内/外接受发送千兆网络数据
D: PHY芯片，用于编解码网络信号数据
E: 5V标准电压接口，向单板提供5V电压
F: LED灯，通过一次闪灯或流水灯展现单板已经链接到网络

T20F256

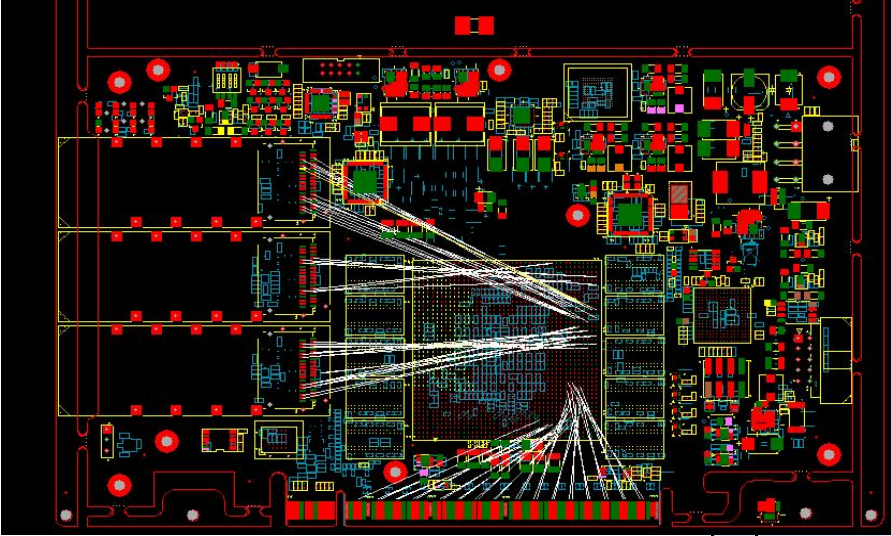
- nfigured FPGA and Strong Glink protocol
- Focus on connectiong and IOs Data and control
- RGMII:12*2=24
- SWITCH: 8
- LED:8 24+8+8=40(GPIO)
- DSP C2000 connect with Trion FPGA SPI
- SPI salve IP ready
- we have 4KLEs FPGA resource for customer application
- 140 IOs for customer expander.

设计服务内容



设计服务文档

提供所有的设计文件，包括原理图，PCB，和所有的仿真文件。



				条目		描述		备注	
				器件选型		AGFB027R25A2E2V			
序号	条目	增量	总价	关键信息	辅助说明	交付说明	R31B2E2V	F系列开发板	
1	现有ST110电源设计参考方案	27000	27000	电源网络树说明	对电源网络进行描述	《电源网络树说明》		A、2581A兼容AGF019~AGF027规模； B、支持624GPIO/360LVDS、Etile24个(28.9G)/12个(58G) Ptile 32个(16G PCIe Gen4+biufication)	作为F系列单板的系列板卡项目备选物料（和F系列二选一即可）
				电源功耗及FPGA性能支撑评估表格	对电源支撑的FPGA性能和功耗进行描述	《FPGA资源及热耗评估报告》		C、升级主要在于支持大吞吐serdes相关特性、高速116Gserdes、Gen4x16/Gen4+8*2EP/4*4RP biufication	
				上下电时序控制说明及FPGA源码	完成电源上下电时序的控制	《上下电时序说明》《上下电时序控制v代码》		作为PCIe Gen5板卡项目备选物料	
				电源MCU烧结控制SmartVID配置设置	完成SmartVID的配置	电源烧结文件、PMBUS原理图检查、FPGA工程设置		A、2957A兼容AGI022~AGI027规模； B、支持720GPIO/360LVDS、Ftile16个(32G)/12个(58G)/4个(58G NRZ or 116G PM4)； Rtile 48个(32G PCIe Gen5+biufication、32个CXL)	
				电源相关参考原理图设计	电源原理图设计参考	《电源原理图》		C、升级主要在于支持CXL特性、高速116Gserdes、Gen5x16/Gen5+8*2EP/4*4RP	
				PCB设计支撑	包含一次针对电源原理图和PCB的评审，提出评审意见	《PCB电源布线评审意见》《原理图电源评审》		D、注意只有-1等级才支持CXL	
				回板支撑调试	支持会回板后电源调试，远程调试支持，如需差旅，需单独核算增加。	远程支持调试。		QSPFDD支持8对serdes收发，鼠笼兼容QSPF28； 1.1、针对F系列单板， 占用2~8个Etile serdes支持接口协议特性如下：	
				技术讨论及支撑	问答及技术支撑、比如方案讲述等。	附赠4小时支持时间		A、2*4*10/25GE MAC\PCS\RSFEC； B、2*100GE MAC\PCS\RSFEC； C、1588 PTP、CR/KR(AN/LT)	
				相关器件手册		按需提供		1.2、针对I系列单板， 占用2*8个File FGT serdes 32G支持接口协议特性如下：	
	电源平面及功耗评估报告	+20000	47000	电源平面及功耗评估报告	电源功耗树，包含客制化需求比如FPGA的资源情况、散热条件、按需评估，复杂度依据情况协商商务。	《电源平面及功耗设计报告》	x16的金手指	A、2*4*10/25GE MAC\PCS\RSFEC； B、2*50GE MAC\PCS\FEC； C、2*100GE MAC\PCS\FEC； D、1*400GE MAC\PCS\FEC； E、1588 PTP、CR/KR(AN/LT)	
				电源设计方案	器件选型、方案评估、成本优化等	《电源网络树说明》		1.3、针对PCIe板卡， 占用16个Rtile serdes，支持协议特性如下：	
				电源设计原理图	针对电源完成原理图设计、包括封装、外围等	《电源原理图》		A、Gen4x16 EP/RP 向下兼容Gen3； B、支持bifurcation到2x8EP或者4x4RP； C、支持TL旁路、SRIQV、VirtIO技术；	
				PCB设计支撑	包含一次针对电源原理图和PCB的评审，提出评审意见，PCB不容易做到多地多方协同布线，以评审和远程协同的方式进行。	《PCB电源布线及评审意见》		D、支持CXL功能	
				电源PI仿真	核心电源平面	《电源PI仿真报告》		2、注意板卡启动100ms问题的解决，比如Inprst接入板上BMC单元，待单板启动后再拉金手指，触发host识别； 3、注意root端和endpoint端都支持的兼容设计（包括时钟和电源）。	
				电源平面及功耗评估报告、电源功耗树	包含客制化需求比如FPGA的资源情况、散热条件	《电源平面及功耗设计报告》		支持一路FMC+，ALL pin功能，560pin。全功能主要原因是FMC+兼容PCIe的HCT和LPC接口，一路基本满足所有功能，优选按最大连接关系（以其他接口为利用完剩其余为准）；	
				关键器件管脚仿真报告、FPGA等	可编程管脚、业务需求资源在硬件的表现比如锁相环、参考时钟等的合法性检查	《关键器件管脚仿真报告》		1、支持80对差分或者单端信号，其中差分尽量支持到submini-lvds-0.9V-1.5Gbps； 2、普通时钟4对，serdes时钟6对； 3、serdes 24对； 4、JTAG、PG、SYNC、ADDR等辅助信号；	
				FPGA外围设计方案	时间选型、加载、时钟、高速serdes、DDR、资源评估等等	FPGA设计方案		5、4pinVadj、4pin12V、8pin3.3V、1pin3.3Aux； 6、主板连接器注意接口防护，包括电源保护等；	
				FPGA基础测试版本	硬件测试版本（可用作样例工程）	可用于验证板卡可用性、客户基础开发版本等；		7.1、针对F系列单板， Etile数量有限，去掉QSPFDD的16个只剩下8个，这样可以将QSPFDD只保留一个，8路给FMC+，8路给其他高速模块，另外Rtile是否只能用作PCIe，这个时候要仔细研究一下FMC+子卡要求；	
				FPGA及外围设计原理图	FPGA完成原理图设计、包括封装、外围等	《fpga原理图》		7.2、针对I系列板卡， 按满配24路（或者16路）FGT支持； 7.3、针对PCIe板卡，如果Rtile也无法支持其他非PCIe协议，则不做FMC要求。	
PCB设计支撑	包含一次针对FPGA的原理图和PCB的评审，提出评审意见，PCB不容易做到多地多方协同布线，以评审和远程协同的方式进行。	《FPGA布线及评审意见》		1、支持12G SDI、3G SDI可选支持； 2、SDI的IIC控制等控制信号； 3、SDI的时钟芯片选型需要留意，包括1000/1001分频、帧同步等等；					
	回板支撑调试	+70000	117000	回板支撑调试	支持会回板后电源调试，远程调试支持，如需差旅，需单独核算增加。	远程支持调试。	RX BNC一路	4.1、针对F系列单板 Etile一对即可支持； 4.2、针对I系列板卡 Ftile一对FGT即可支持； 4.3、PCIe板卡 面板够的话预留一对Etile支持，不够则不支持； 2、支持90G的RF及数字传输； 3.1、针对F系列单板 Etile 2对（整体数量不够）serdes支持到56Gbps； 3.2、针对I系列单板 Ftile 4对 FHT serdes支持到116Gbps 3.3、针对PCIe板卡 不支持；	
				关键信号SI仿真报告	DDR、高速光口等按需评估	《关键信号SI仿真报告》			



硬件设计服务

➤硬件设计服务	➤客户过程控制	➤硬件设计交付
➤需求分析 ➤软硬件方案 ➤报价单	➤需求准入讨论、 ➤需求及交付列表评审 ➤合同及报价单确认	➤需求列表 ➤交付测试列表
➤原理图及EDA设计 ➤基础版本设计 ➤结构及热设计	➤对外接口、功耗及体积评审 ➤FPGA管脚单评审 ➤单板布局评审 ➤结构及热仿真条件评审	➤原理图、PCB设计文件 ➤SI、PI仿真报告 ➤结构及热设计文件 ➤物料BOM单
➤物料备采 ➤生产制造 ➤小批量调试生产	➤托管	➤小批量样卡 ➤基础版本源码
➤环境及其他试验 ➤工装设计 ➤大批量生产	➤环境测试等要求评审 ➤包装评审 ➤生产托管	➤批量设备 ➤包装

客户过程控制的一站式服务

➤IP设计服务	➤客户过程控制	➤IP设计交付
➤需求分析 ➤承载环境分析 ➤报价单	➤需求准入讨论、前置条件讨论 ➤需求及交付列表评审 ➤合同及报价单确认	➤需求列表 ➤交付功能测试列表
➤设计方案 ➤仿真对数平台	➤仿真对数平台输入输出对数 ➤方案评审	➤设计方案 ➤对数平台输入输出用例
➤代码coding ➤仿真测试	➤托管	➤设计代码 ➤仿真报告 ➤仿真用例代码
➤环境原型验证;	➤按需讨论	➤代码综合分析报告 ➤环境原型验证报告

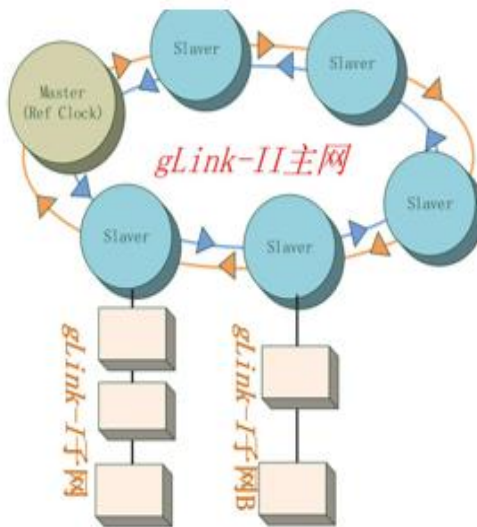
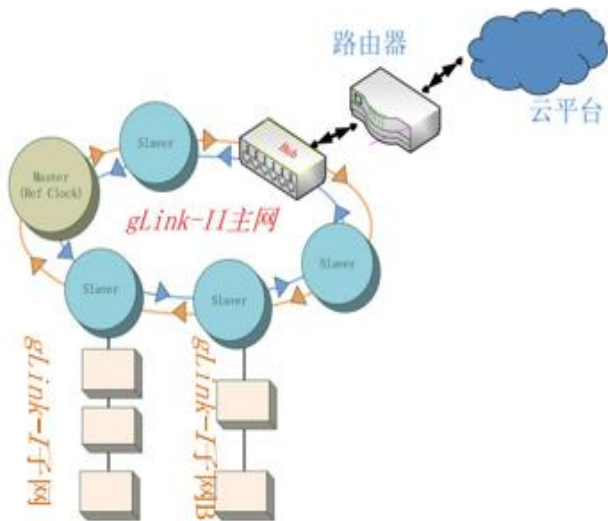
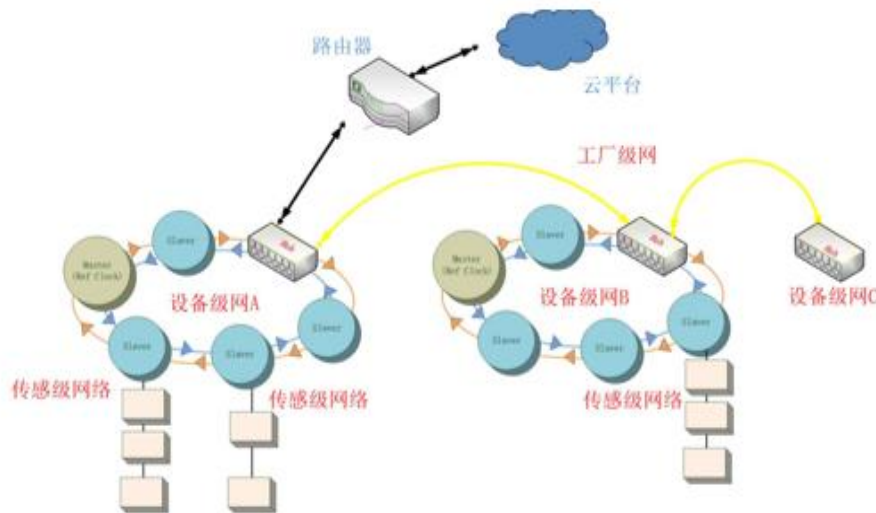
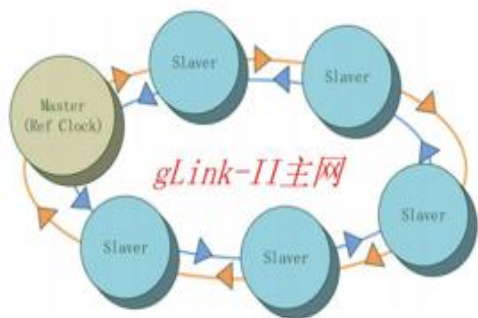
客户过程控制的一站式服务



03

国产Glink-Ⅱ介绍

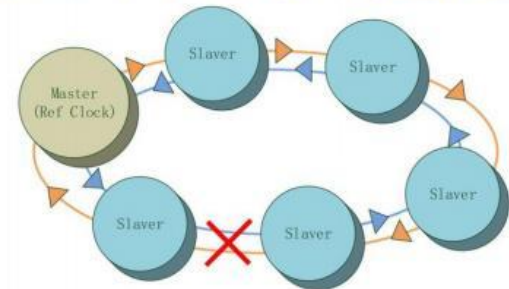
gLink-II 网络架构



架构优势

- ✓ 1us 延时
- ✓ 断开续传
- ✓ 环形网络，冗余性
- ✓ 千兆网通信
- ✓ 菊花链级联
- ✓ 主从一体

gLink-II双冗余（数据&链路）



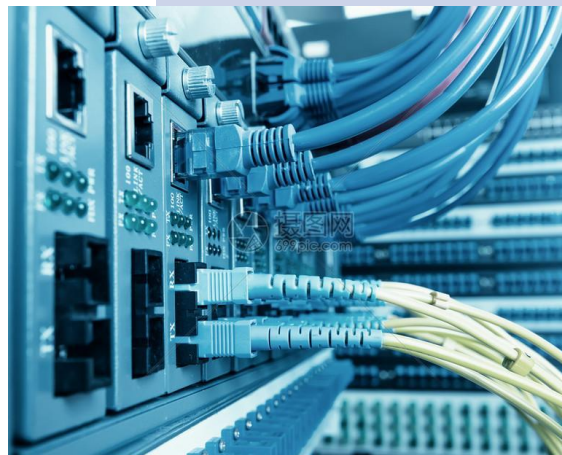
数据无条件从两个方向
传输，无切换过程

gLink-II协议对比EtherCAT的优势

1.灵活方便的链接

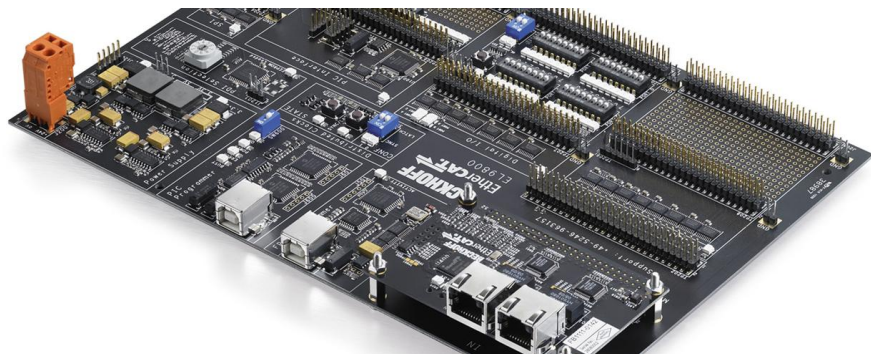
gLink-II:连接设备数量无限制，无需区分A/B口

EtherCAT:最多连接设备数量65535，需要区分IN/OUT口



gLink-II协议对比EtherCAT的优势

3.操作便捷



EtherCAT:需要工
具配置



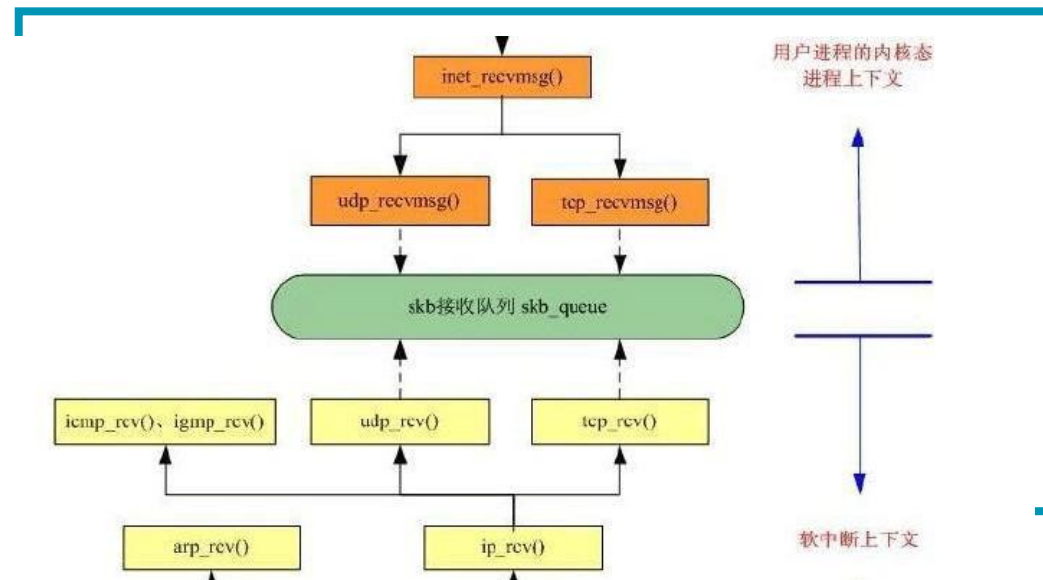
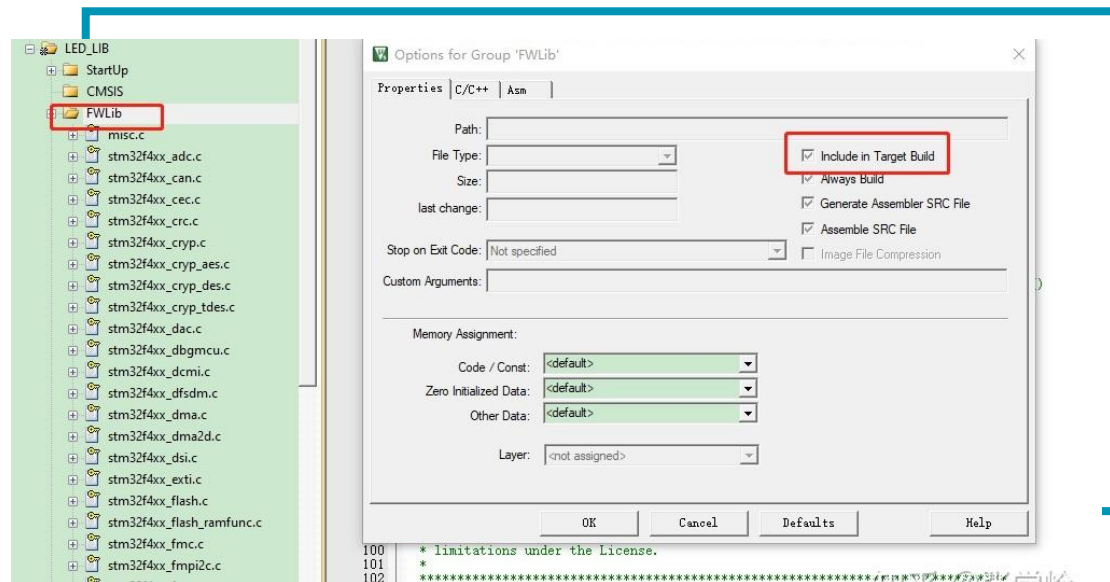
gLink-II:不需要
配置工具，设备
连接好网线，上
电即可使用。

gLink-II协议对比EtherCAT的优势

4.低成本、高开放

gLink-II:提供lib库, 用户直接使用, 快速上手; 深度合作, 为用户提供定制化功能。

EtherCAT:主站需要购买商业协议栈或者自己开发, 周期时间长; 功能定制难。





可选择的更高带宽和高可靠性的通讯方案对比

对比项	EtherCAT	PROFINET	gLink II
数据通信方式	✓ 不支持从站到从站接通信 ✓ 需要主站干预	✓ 点对点通信	✓ 分周期性数据和非周期性数据 ✓ 设备对等通信 ✓ 支持点对点通信以及点对多通信
多周期通信	✓ 不支持	✓ 组态实现	✓ 点对点直接通信 ✓ 不同的数据可以运行在不同的周期
数据冗余	✓ 支持链路层冗余，需要主站支持	✓ 单链路冗余	✓ 自带数据链路双冗余 ✓ 数据冗余和链路冗余
通信物理材质	✓ 当前基本都是100Mb	✓ 当前设备主要以100Mb 为主	✓ 1000Mb(全球首个提出并实现)
功能定制	✓ 难度较大 ✓ 当需要支持的功能没有应用层定义，则难以实现	✓ 难度较大	✓ 响应快速，灵活 ✓ 原生开发协议 ✓ 支持升级定制服务
可靠性	✓ 低 ✓ 主从冗余 ✓ 在系统运行时，如果断线或接触不良，系统无法正常运行	✓ 中等 ✓ 可做冗余 ✓ 但是通信断开时，需要ms 级时间切换通信方式，难以胜任实时系统	✓ 高 ✓ 冗余传输 ✓ 断了一根线，仍可以正常传输
安全性	✓ 有定义软的安全规范	✓ 有定义软的安全规范	✓ 在硬件上隔断外部攻击，外部不能直接操作设备 ✓ 外部命令必须先到控制器，由控制器判断后再执行



04

分布式数据采集系统

分布式测控采集系统介绍

分布式测控系统采用国产协议+国产芯片+国产平台全方位设计，提供了高处理性能、传感器专用I/O和紧密集成的软件工具，使其成为工业物联网、监测和控制应用的理想之选。实时处理器提供可靠，可预测的行为，而FPGA在需要高速逻辑和精确定时的细分任务上表现出色。



gLink-II IO DAQ 系统特点



Connecting



Measuring

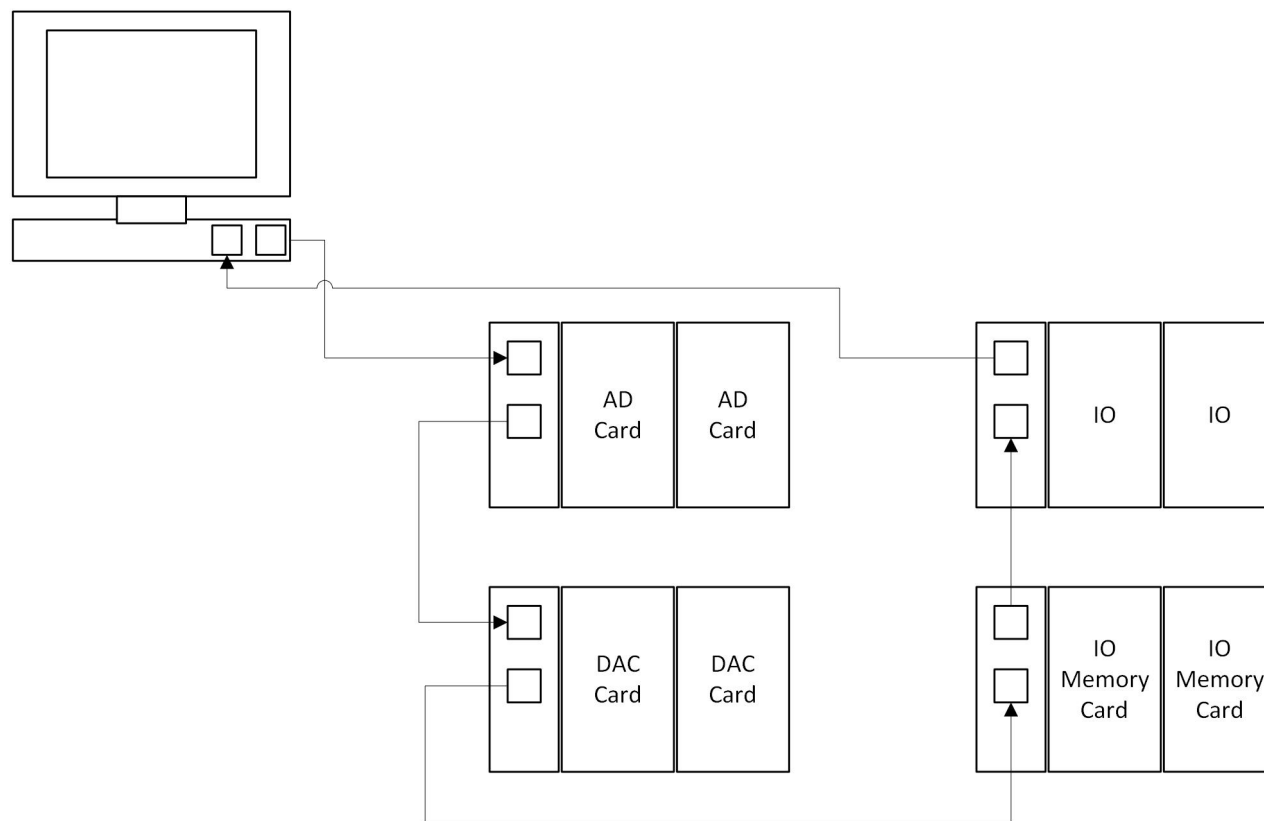


Analysing



Timing

gLink-II IO Card test system



IO Card for Digital Input Output

- based on T20F256

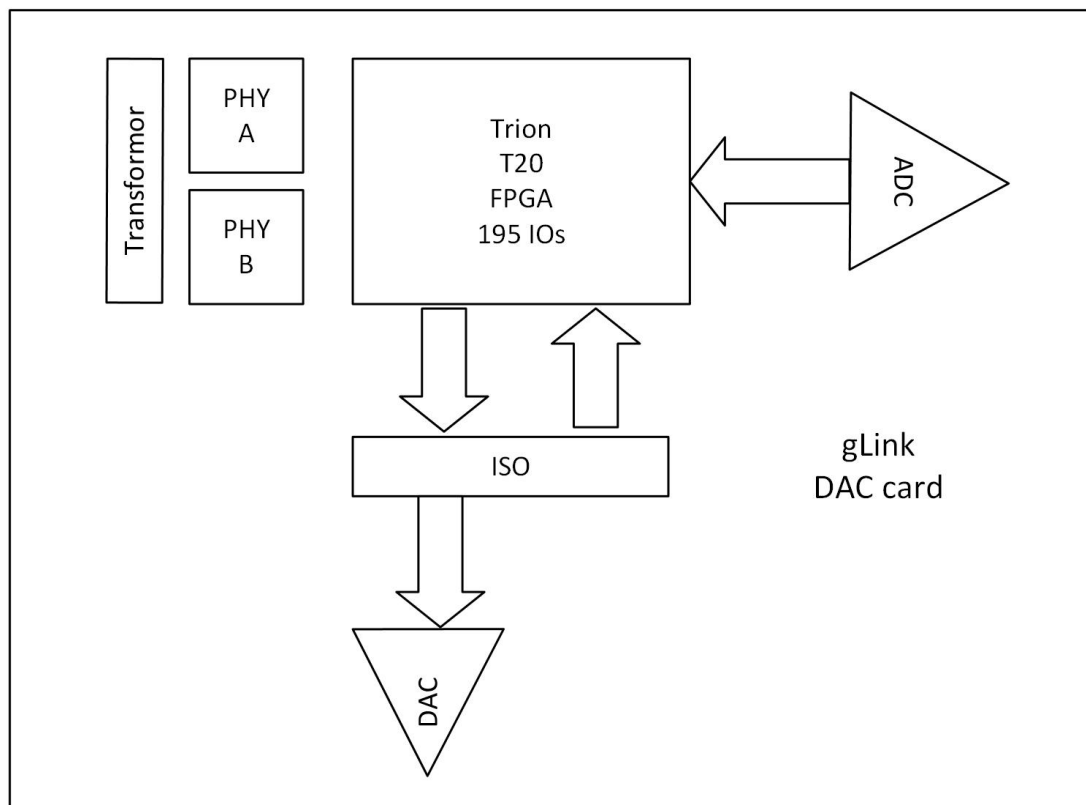
IO Card for ADC or DAC

- Based on T20F256

IO Card for big data samples

- Based on T35F400
- dedicated IO over 230 IOs
- Support 8Gbit
- 16Gbit bandwidth single board

gLink-II IO Card Analog system



多功能I/O模块

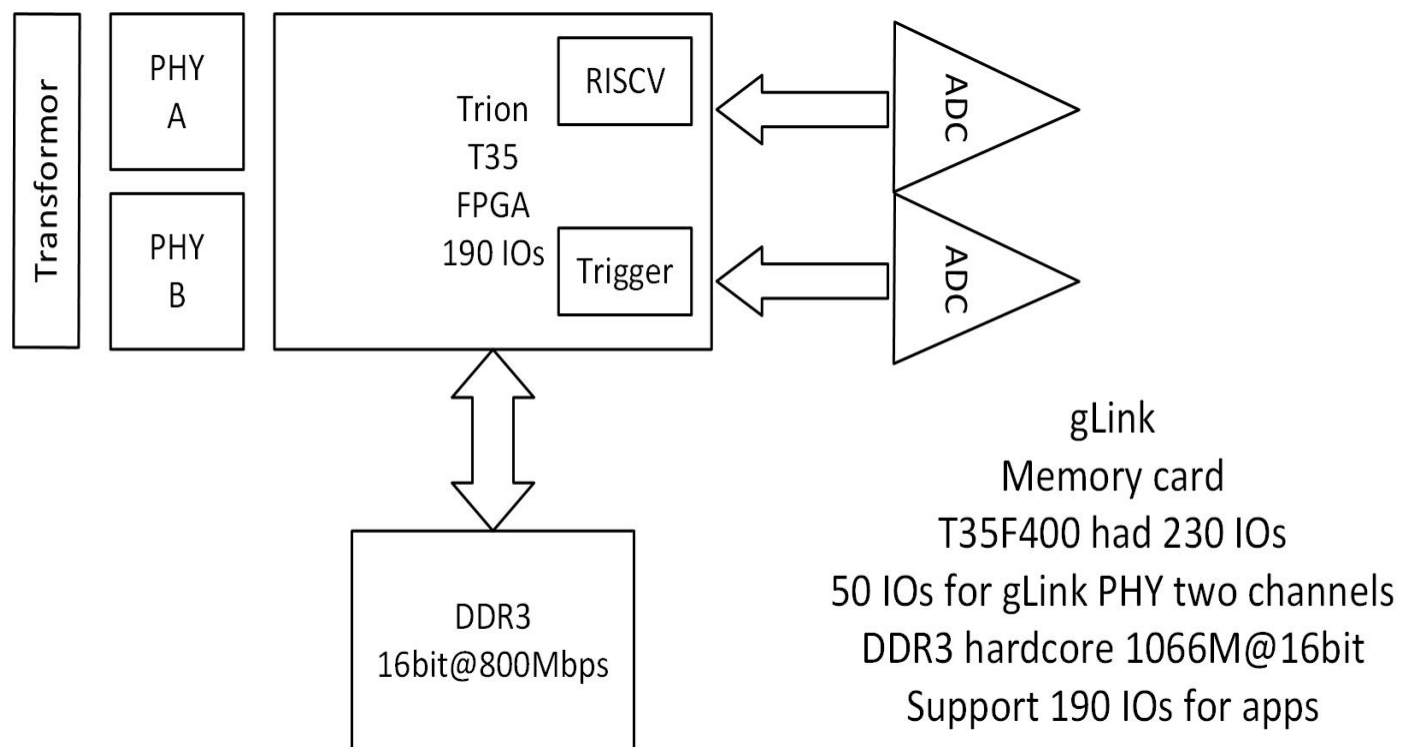
在单个gLink-II模块中
提供模拟I/O、数字I/O、
计数器/定时器以及触发
功能的组合。

高达140 I/Os

无中心站测量方式

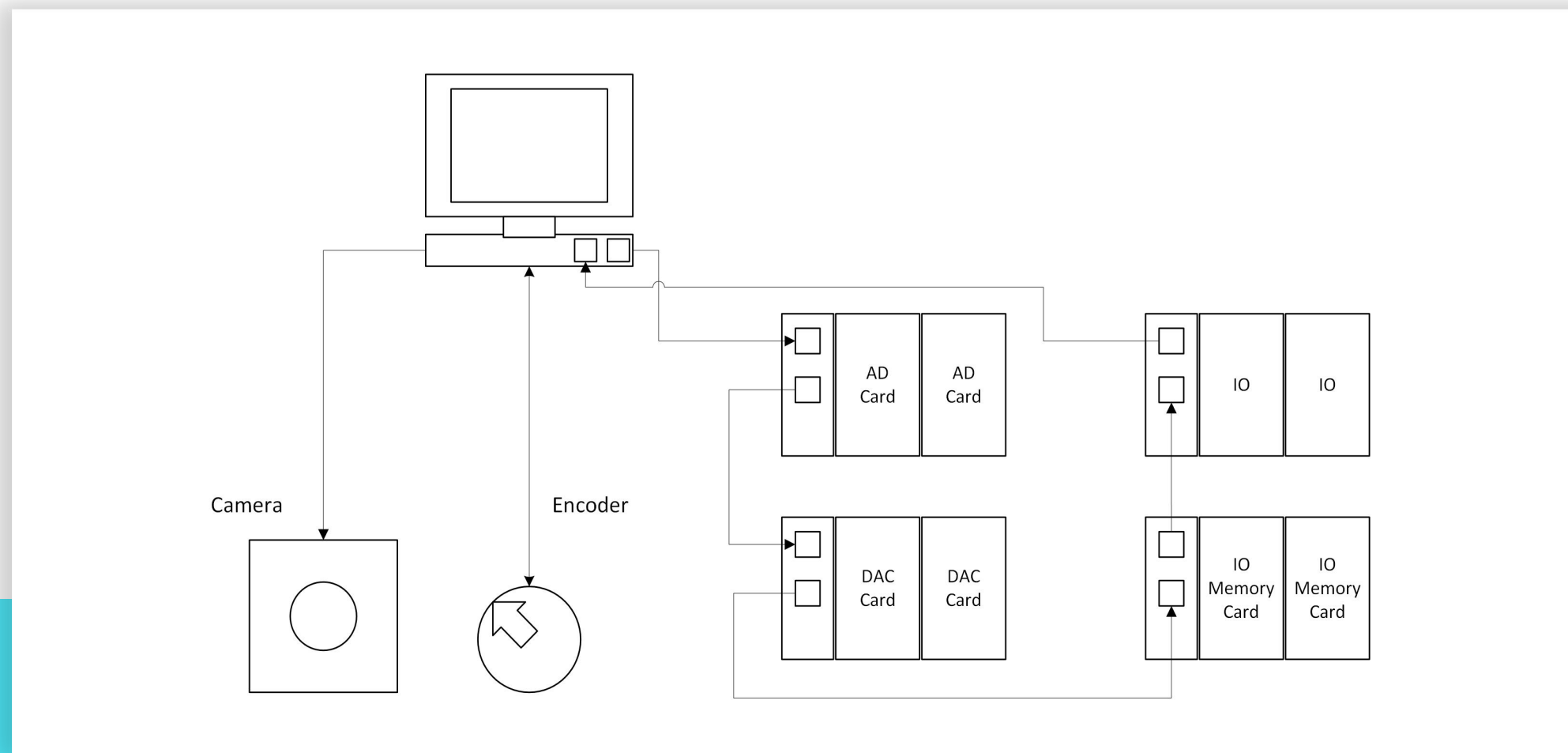
总线：gLink-II

gLink-II IO Card big data DAQ



多功能模拟模块
在单个gLink-II模块中提供模拟I/O、数字I/O、计数器/定时器以及触发功能的组合。
高达200 I/Os
板载256Mbyte高速存储
记录16Gbit/S的数据采集
远程回读上传功能
无中心站测量方式
总线：gLink-II

gLink-II IO Card for Machine Vision trigger



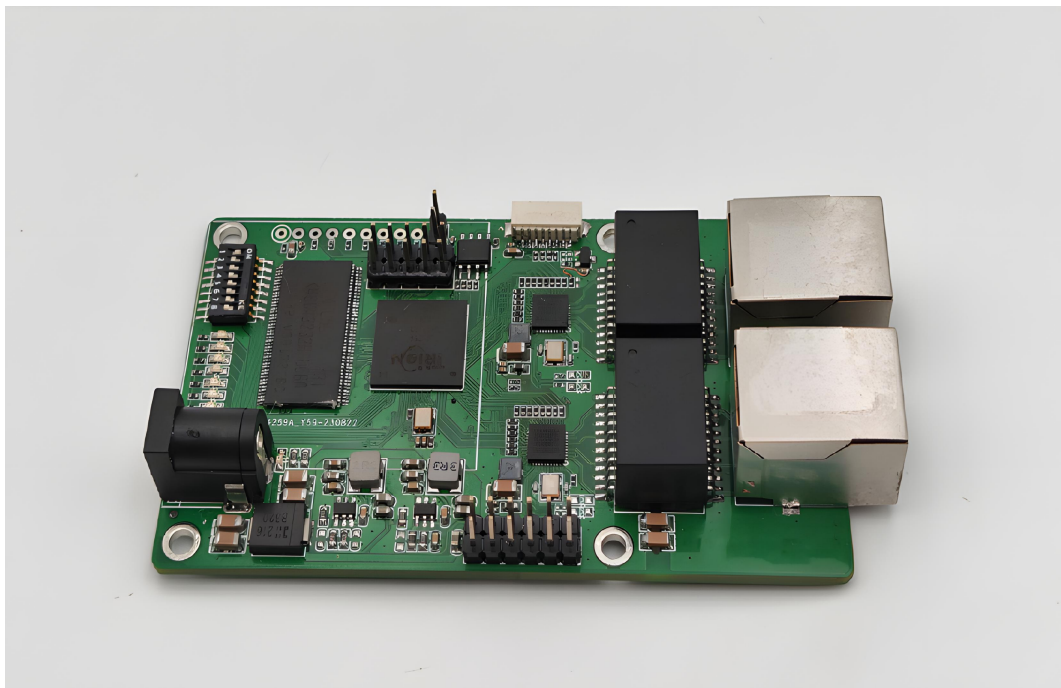


测控平台硬件搭建

- 利用不同的gLink-II 协议卡、硬件SDK，采用不同语言的组合开发；
- 在产线，以及研究环境中通过本地设备并行测试；
- 通过网联检测节点上的采集卡，通过Hub将卡的数据汇集到PC；
- 节点间距离可以是50-70米， 低成本的网络搭建大型设备测试；



gLink-II Sub Board

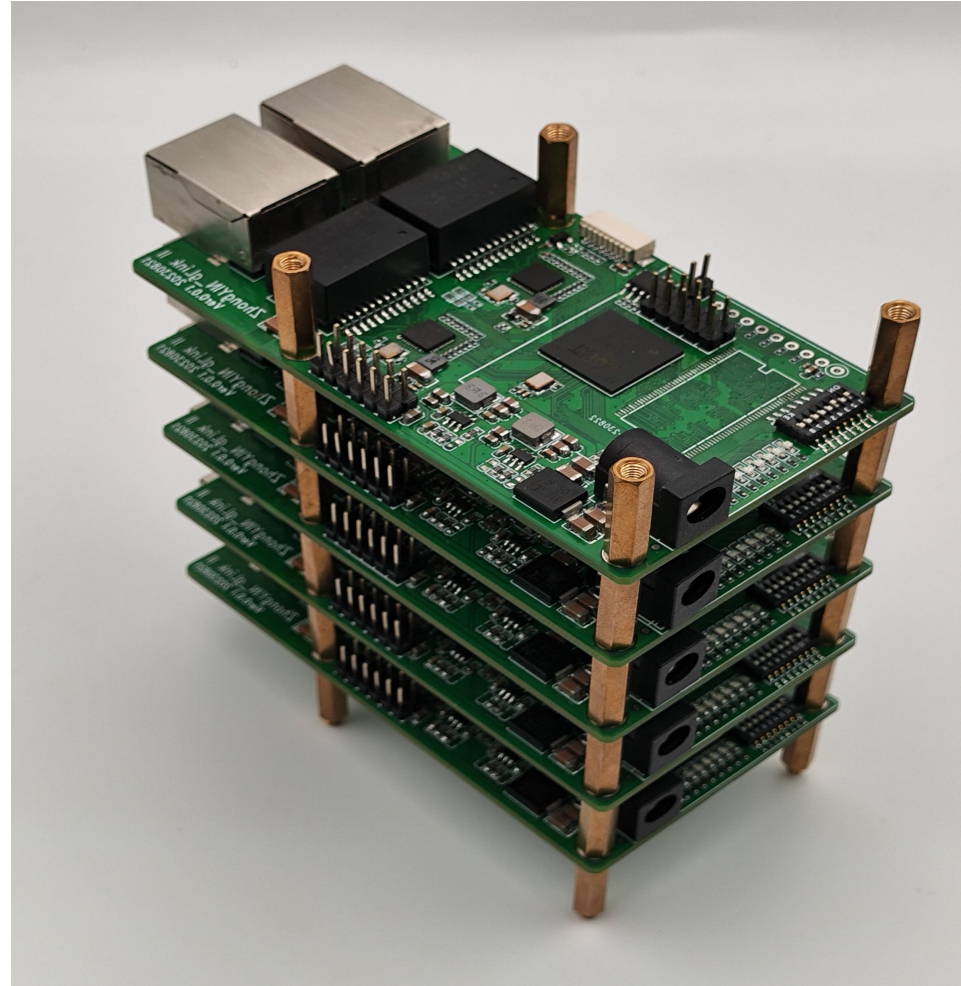


FPGA had build-in gLink-II protocol

FPGA resource for sensor application

- RGMII: $12 \times 2 = 24$
- SWITCH: 8
- LED: 8 $24 + 8 + 8 = 40$ (GPIO)
- DSP C2000 connect with Trion FPGA SPI
- SPI slave IP ready
- we have 4KLEs FPGA resource for customer application
- 140 IOs for Digital sensor and Analog sensor.

gLink-II Network Hardware Development Platform





05

工业产线系统低代码开发

低代码构建控制系统方案

传统PLC+编程方案



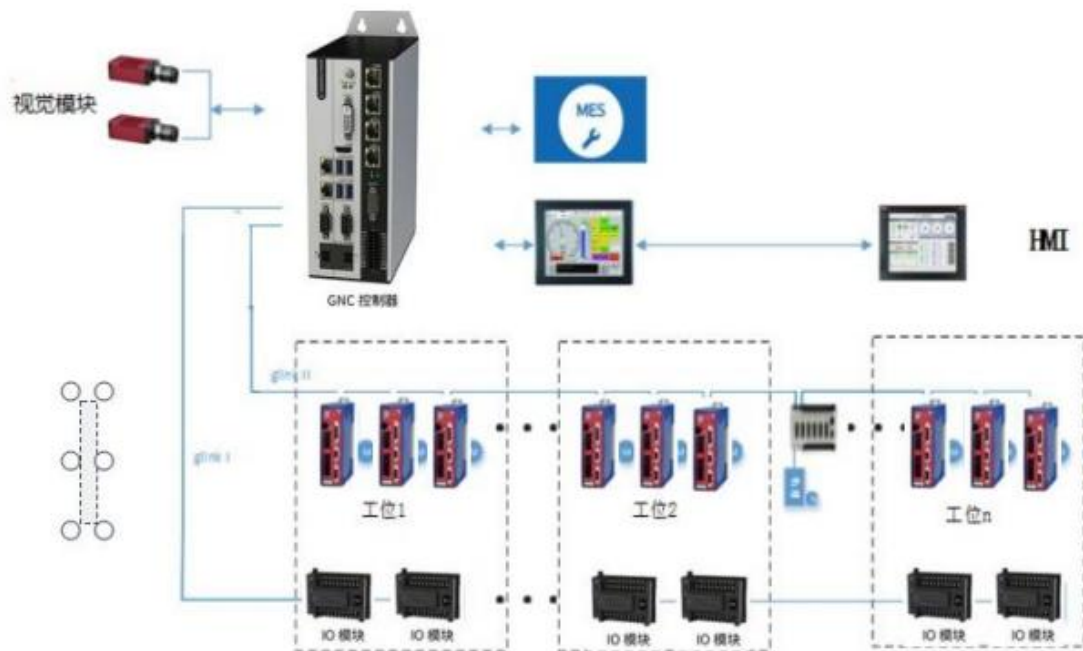
控制对象

伺服轴：67个

IO点数：1448点

1. 需要大量编程，人员要求高，周期长
2. 工位节点间通讯复杂
3. 上下位机通讯工作量大
4. 后期维护工作量大，不好替换人员

固高全互联+低代码方案



1. 不需要编程，人员相对要求较低，开发周期短
2. 工位可通过控制器资源划分，多个控制器在使用上如同一个控制器
3. 分布式方案，工位间调试互不影响
4. 不存在物理意义上的上下位机，通讯工作量大，难度低
5. 流程即代码，代码即文档；后期只需要维护工艺流程，易交接维护

低代码视控云一体化开发平台

基于设备控制开发平台面临的痛点，结合运动控制，采用低代码、组态等技术，自主研发低代码视控云一体化开发平台，对传统PLC开发方案改造升级，输出同时结合控制、视觉、云服务，具有低代码、周期短，易维护特性，自动化和信息化一体的解决方案。



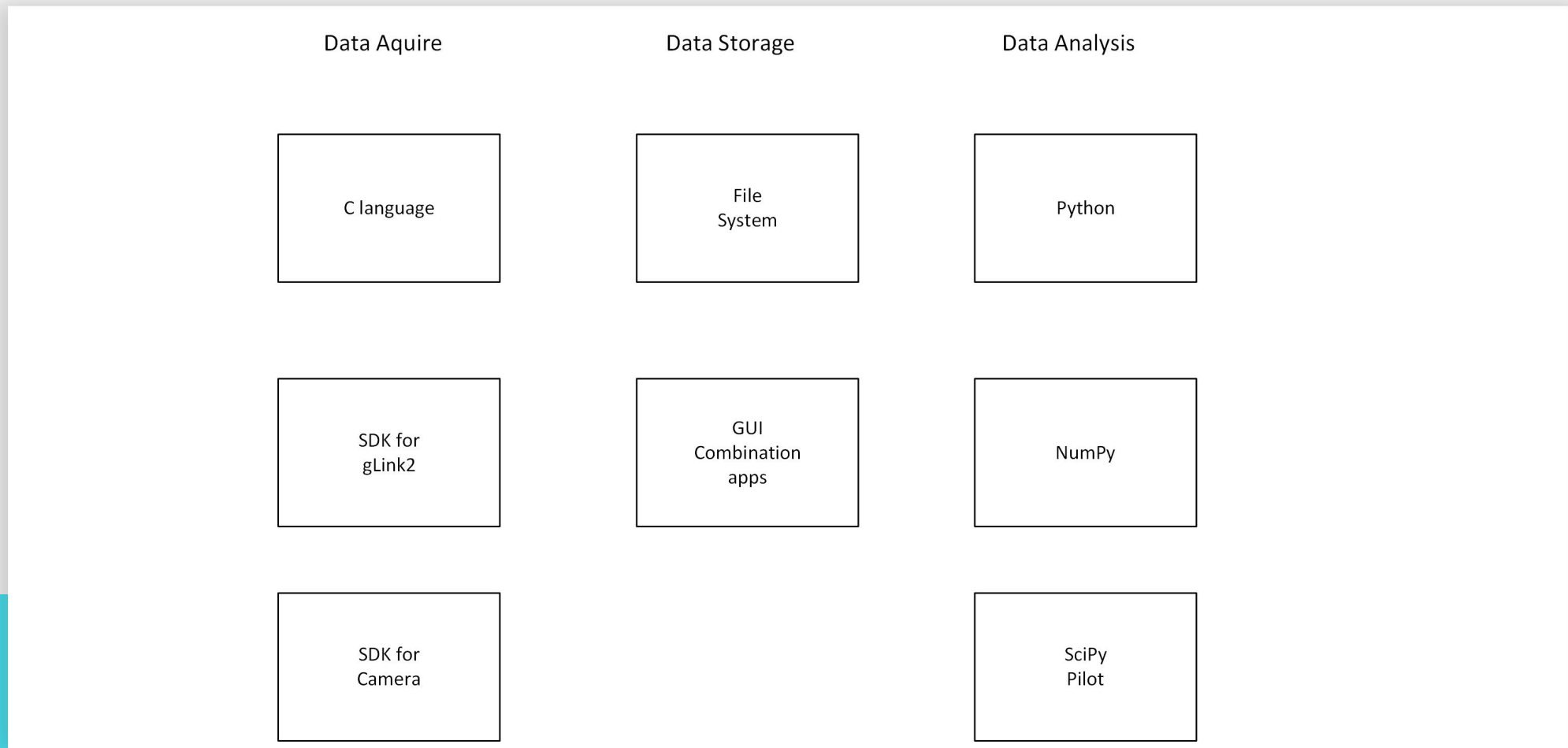


和讯网
JINGHEXUN

低代码构建测控系统核心优势



gLink-II PC data analysis



产业示例





06

分布式PCS储能上的应用

集中式储能PCS通讯网络痛点分析

目前的储能市场主要采用基于EtherCAT总线的环网架构的微电网监控解决方案，形成快速响应系统，有效降低延迟，提高PCS控制同步性，以百兆带宽为主。

未来大型电站（储能电站功率>100MW)的占比会越来越大。



CAN

CAN总线的性能不能满足储能微网电站的规模增长和对安全控制实时性的要求。



通信带宽

储能电站的规模扩大和对安全控制实时性要求的增加需要更高的通讯带宽，目前的百兆带宽设备无法满足GWH电站的需求。



网络级联

储能微网电站规模的增加需要更灵活的网络拓扑结构，以方便升级扩展。

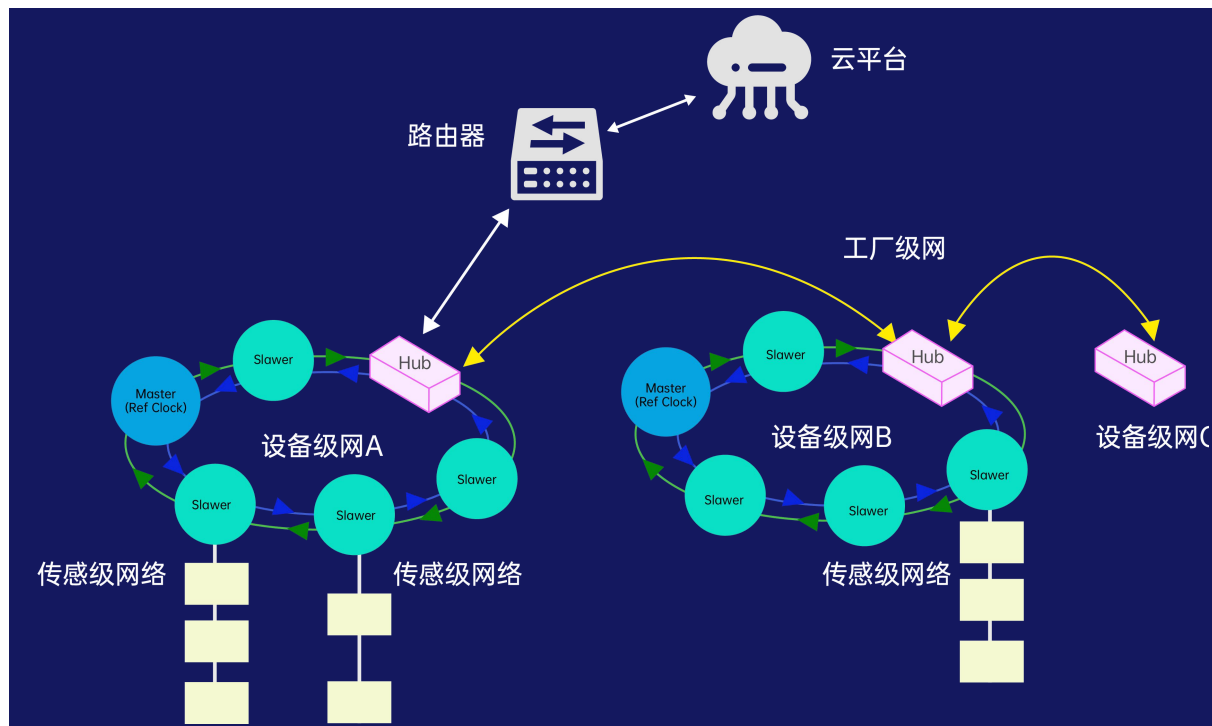


通讯距离

在同样材质的五类线（CAT5)上更远的传输距离是储能微网电站的新需求。

分布式储能PCS通讯网络拓扑

对大型储能电站而言，多台PCS的动作不一致性会造成整站性能的下降；gLink-II千兆网络协议基于等环网架构，可以级联的站点240个，两路协议通道增加系统可靠性，可实现热插拔，且总线刷新周期125us(8kHz)。



快速性

传统的IEC61850/GOOSE通信，非载波同步，不同PCS无法快速获得同步指令，导致储能电站系统响应变慢



一致性

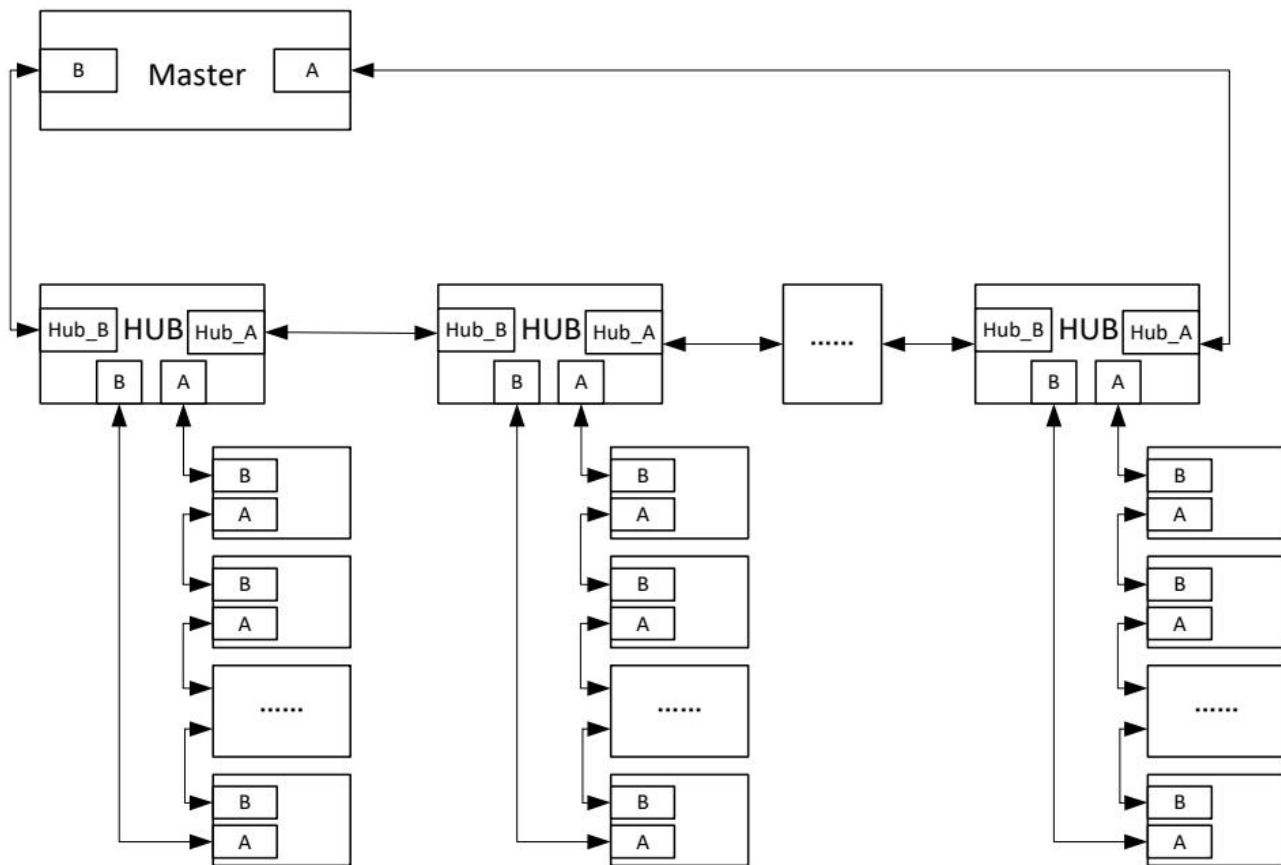
用IEC61850/GOOSE通信，指令不停变化，每台PCS收到的指令不一致，且通信节点数越多，通信周期越长，当PCS数量多到一定程度，储能电站通信质量无法保证，影响系统稳定性；



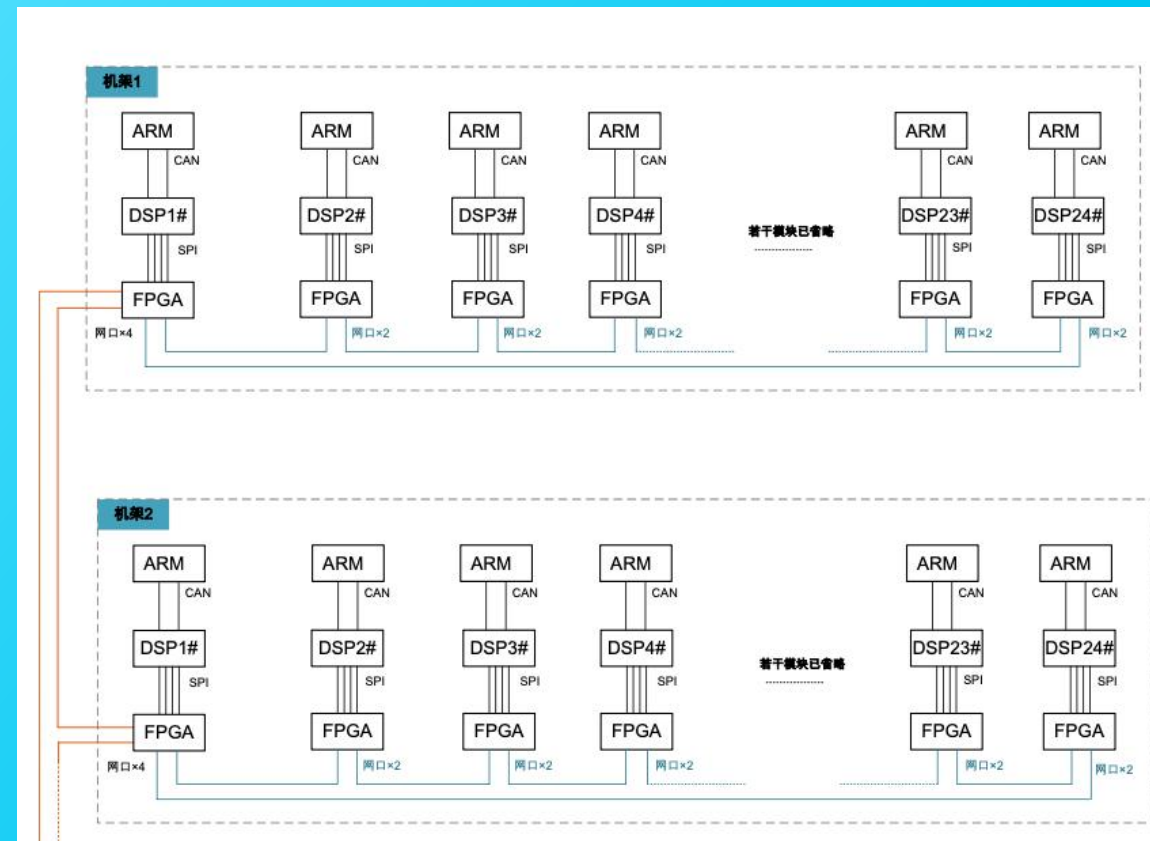
安全性

EC61850通信采用标准的以太网芯片，指令无法保证同时到达PCS，因而储能电站无法做到精准调节。

gLink-II应用于分布式PCS储能网络

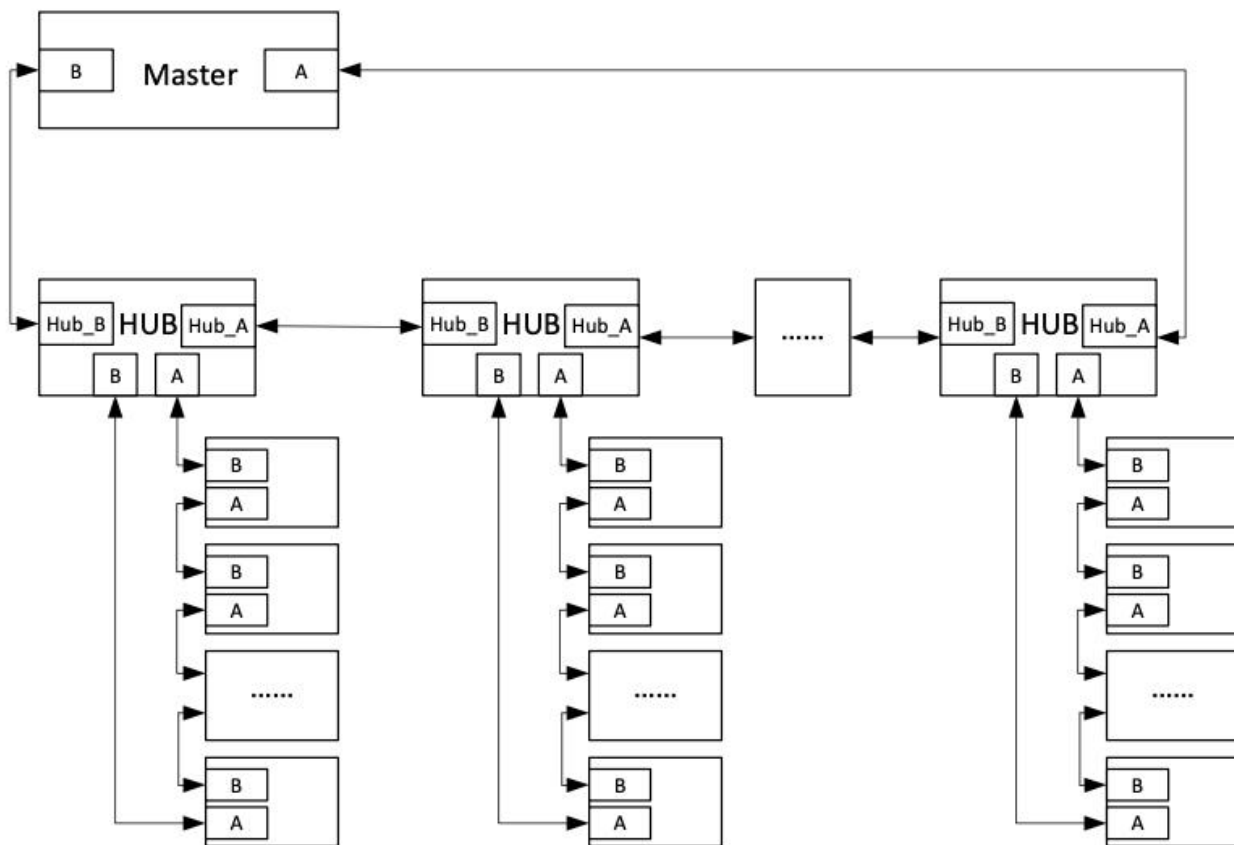


*主站、HUB、从站三级网络拓扑架构



*储能柜内部系统框图

分布式PCS储能网络架构概述



- 下列选项可组合
- Dual Redundant PLC
- 无中心化控制
- 布线方式简单
- 最低的节点间延时1us
- FPGA Trion T20F256C4
- 子卡支持 gLink-II协议
- 方便扩展各种协议接口
- 单个等环网最多240PCS级联方案
- 加上Hub (based on T35F400I4), 可以组成更大网络 (可至Gwh)

示例：大型分布式PCS储能网络由一个主控设备，若干HUB设备的等环网，及每个HUB组成的gLink-II的子站等环网(目前每个PCS 控制250Kwh储能单元，一般由20个组成5Mwh，如果用gLink-II 总线控制可组成240个PCS的等环网，60Mwh)，完全满足对大规模的电池储能集装箱网络进行实时监测和控制，和对EMS电网的快速响应的要求。

基于T20/T35 FPGA的gLink-II样机展示

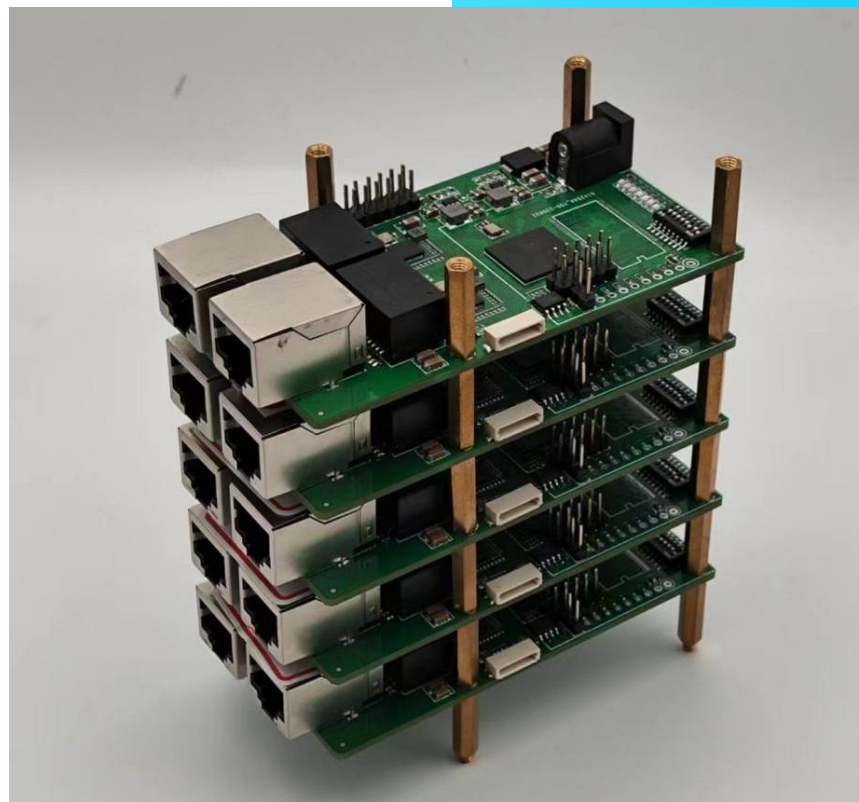
- 该演示样机通过gLink-II协议对电池包进行数据采集和传输
- 1台主站连接2个HUB和5个子站的通讯
- HUB使用T35 FPGA进行数据采集和传输
- 子站使用T20进行电池数据采集, 并且每张子卡额外留有4KLEs给客户增加功能

- ❑ SPI and UART
- ❑ Timer or Trigger
- ❑ CPLD replacement
- ❑ GPIOs Expand
- ❑ 140 GPIOs



FPGA + gLink-II 通讯子站模块

- T20F256
- figured FPGA and Strong Glink protocol
- Focus on connectiong and IOs Data and control
- RGMII:12*2=24
- SWITCH: 8
- LED:8 24+8+8=40 (GPIO)
- DSP C2000 connect with Trion FPGA SPI
- SPI salve IP ready
- we have 4KLEs FPGA resource for customer application
- 140 IOs for customer expander.



感谢观看！

晶和讯科技（深圳）有限公司

地址：深圳市南山区粤海街道国人通信大厦14层

邮箱：marketing@chip2sys.com

电话：0755-26921353

网址：chip2sys.com